



**UNIVERZITET CRNE GORE**  
**ELEKTROTEHNIČKI FAKULTET PODGORICA**

**GOJKO RATKOVIĆ**

**KONVERTOR  $RC$  VREMENSKE KONSTANTE U DIGITALNI**  
**EKVIVALENT PRIMJENOM POLOVLJENJA**  
**REFERENTNOG NAPONA**

**MAGISTARSKI RAD**

**PODGORICA, 2023.**

## PODACI I INFORMACIJE O MAGISTRANDU

**Ime i prezime:** Gojko Ratković

**Datum i mjesto rođenja:** 11.08.1996. godine, Cetinje, Crna Gora

**Naziv završenog osnovnog studijskog programa i godina diplomiranja:** Elektronika, telekomunikacije i računari, 2018.

**Naziv završenog specijalističkog studijskog programa i godina diplomiranja:** Elektronika, 2019.

## INFORMACIJE O MAGISTARSKOM RADU

Elektrotehnički fakultet Podgorica

Postdiplomske magistarske akademske studije

Smjer: Elektronika

**Naslov rada:** Konvertor  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona

## OCJENA I ODBRANA MAGISTARSKOG RADA

Datum prijave magistarskog rada: 24.06.2022.

Datum sjednice Vijeća univerzitetske jedinice na kojoj je prihvaćena tema: 14.12.2022.

Komisija za ocjenu teme:

**Prof. dr Nikša Tadić,**  
Univerzitet Crne Gore,  
Elektrotehnički fakultet Podgorica

**Prof. dr Milutin Radonjić,**  
Univerzitet Crne Gore,  
Elektrotehnički fakultet Podgorica

**Doc. dr Milena Erceg,**  
Univerzitet Crne Gore,  
Elektrotehnički fakultet Podgorica

Mentor:

**Prof. dr Nikša Tadić,**  
Univerzitet Crne Gore,  
Elektrotehnički fakultet Podgorica

Komisija za ocjenu rada:

**Prof. dr Nikša Tadić,**  
Univerzitet Crne Gore, mentor  
Elektrotehnički fakultet Podgorica

**Prof. dr Milutin Radonjić,**  
Univerzitet Crne Gore, predsjednik  
Elektrotehnički fakultet Podgorica

**Doc. dr Milena Erceg,**  
Univerzitet Crne Gore, član  
Elektrotehnički fakultet Podgorica

Komisija za odbranu rada:

**Prof. dr Nikša Tadić,**  
Univerzitet Crne Gore, mentor  
Elektrotehnički fakultet Podgorica

**Prof. dr Milutin Radonjić,**  
Univerzitet Crne Gore, predsjednik  
Elektrotehnički fakultet Podgorica

**Doc. dr Milena Erceg,**  
Univerzitet Crne Gore, član  
Elektrotehnički fakultet Podgorica

Datum odbrane: 27.06.2023.

Datum promocije:

Ime i prezime autora: Gojko Ratković, Spec. Sci

## ETIČKA IZJAVA

U skladu sa članom 22 Zakona o akademskom integritetu i članom 24 Pravila studiranja na postdiplomskim studijama, pod krivičnom i materijalnom odgovornošću, izjavljujem da je magistarski rad pod naslovom:

**"Konvertor  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona"**

moje originalno djelo.

Podnosilac izjave,

Gojko Ratković, Spec. Sci



U Podgorici, dana 27.06.2023. godine.

# Apstrakt

---

Konvertor  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona predstavlja temu magistarskog rada. Ova tema spada u široku oblast senzorske interfejsne elektronike za analognu obradu signala koji se preuzimaju sa otpornih i/ili kapacitivnih senzora. Jednostavan dizajn predloženog konvertora  $RC$  vremenske konstante u digitalni ekvivalent bazira se na integraciji struje koja je proporcionalna polovini referentnog napona. Napon na izlazu iz integratora mijenja se linearno sa protokom vremena od polovine vrijednosti referentnog napona do pune vrijednosti referentnog napona. Vrijednost  $RC$  vremenske konstante jednaka je trajanju integracije, i ne zavisi od drugih parametara. Samim tim, ovaj konvertor  $RC$  vremenske konstante ne zahtijeva niti post-procesiranje izmjerenog trajanja vremenskog intervala, niti kalibraciju. Mjerenje dužine trajanja integracije obavlja se primjenom brojačke metode. Prototip konvertora  $RC$  vremenske konstante primjenom polovljenja referentnog napona realizovan je korišćenjem diskretnih komponenti povezanih na štampanoj ploči univerzalnog tipa, sa unipolarnim naponom napajanja od 2.7 V. Mjerenja su obavljena za 36 različitih kombinacija otpornika i kondenzatora povezanih redno, sa mjerenom vremenskom konstantom u opsegu od 45.77  $\mu$ s do 2.32 ms, za tri različite vrijednosti referentnog napona. Izmjerena relativna greška manja je od 1.96 % za najveći referentni napon, što predloženo rješenje konvertora  $RC$  vremenske konstante primjenom polovljenja referentnog napona svrstava u red konvertora  $RC$  vremenske konstante u digitalni ekvivalent sa najboljim performansama.

**Ključne riječi:** integracija struje, kompenzacija grešaka, konvertor  $RC$  vremenske konstante u digitalni ekvivalent, polovljenje napona, referentni napon.

## Abstract

---

The subject of this M.Sc. Thesis is *RC*-to-digital converter using bisection of the reference voltage. This subject falls into wide area of sensor interface electronics used for analog signal processing of the signals taken from resistive and/or capacitive sensors. The simple design of the proposed *RC*-to-digital converter is based on the single slope integration of the current proportional to half the value of the reference voltage. The output voltage of the integrator is linearly changed from half the value of the reference voltage to its final value. The value of *RC* time constant is equal to the duration of the single-slope integration, and is independent of any other parameter. Consequently, this *RC*-to-digital converter requires neither the post-processing nor the calibration. The measurement of the duration of the integration is performed by using counting method. The prototype of the proposed *RC*-to-digital converter using bisection of the reference voltage has been made by implementing discrete off-the-shelf components mounted on a printed circuit board of the universal type, with a single supply voltage of 2.7 V. Measurements have been performed for 36 different combinations of the resistors and capacitors connected in series, where the measured time constant is in the range  $45.77 \mu\text{s} < RC < 2.32 \text{ ms}$ , for three different reference voltages. Measured relative error is smaller than 1.96 % for the largest reference voltage used, which ranks the proposed *RC*-to-digital converter using bisection of the reference voltage among *RC*-to-digital converters with the best performances.

**Key words:** current integration, error compensation, *RC*-to-digital converter, voltage bisection, reference voltage.

# SADRŽAJ

<b>1. UVOD.....</b>	<b>1</b>
<b>2. PREGLED POSTOJEĆIH RJEŠENJA KONVERZIJE RC VREMENSKE KONSTANTE U DIGITALNI EKVIVALENT .....</b>	<b>3</b>
2.1 KONVERZIJA RC VREMENSKE KONSTANTE REDNO VEZANIH OTPORNIKA I KONDEZATORA...3	
2.1.1 Low-cost interfejs za otporničke senzore sa širokim opsegom otpornosti .....	3
2.1.2 Jednostavni interfejs za otporničke senzore baziran na impulsno širinskoj modulaciji ..5	
2.1.3 46nF/10MΩ digitalni rekonfigurabilni RC konvertor u digitalni ekvivalent .....	9
2.1.4 Interfejs za mjerenje promjene kapacitivnosti baziran na konvertoru kapacitivnosti u duty-cycle (CDC).....	12
2.1.5 Interfejs RC kola za senzore impedanse sa relaksacionim oscilatorom .....	13
2.2 KONVERZIJA RC VREMENSKE KONSTANTE PARALELNO VEZANIH OTPORNIKA I KONDEZATORA.....	16
2.2.1 CMOS integrabilni oscillator sa visokim dinamičkim opsegom za otporničke senzore 16	
2.2.2 Konvertor impedanse u vrijeme za kapacitivne senzore sa gubicima sa malom offset kapacitivnošću .....	19
2.2.3 Konvertor RC vremenske konstante u digitalni ekvivalent koristeći negativni charge-pump prekidač .....	22
2.2.4 AN-Z2V Kolo za kondicioniranje signala RC senzora bazirano na metodu automatskog uravnotežavanja .....	23
2.2.5 Interfejs za kapacitivne senzore sa gubicima baziran na upotrebi mikrokontrolera.....	27
2.2.6 Interfejs za digitalizovanje signala baziran na prekidačkim kondezatorima .....	29
2.2.7 Interfejs za direktno digitalno očitavanje senzora impedanse .....	33
2.2.8 Efikasni interfejs za lossy kapacitivne senzore.....	38
<b>3. KONVERTOR RC VREMENSKE KONSTANTE U DIGITALNI EKVIVALENT PRIMJENOM POLOVLJENJA REFERENTNOG NAPONA .....</b>	<b>42</b>
3.1 ANALIZA KOLA .....	42
<b>4. MEASUREMENT SETUP ZA MJERENJE PERFORMANSI KONVERTORA RC VREMENSKE KONSTANTE U DIGITALNI EKVIVALENT PRIMJENOM POLOVLJENJA REFERENTNOG NAPONA .....</b>	<b>48</b>
<b>5. REZULTATI MJERENJA I ANALIZA GREŠAKA .....</b>	<b>50</b>
<b>6. ZAKLJUČAK .....</b>	<b>68</b>
<b>7. DODATAK - FOTOGRAFIJE PROTOTIPA KOVERTORA RC VREMENSKE KONSTANTE U DIGITALNI EKVIVALENT PRIMJENOM POLOVLJENJA REFERENTNOG NAPONA, REALIZOVANOG U DISKRETNJOJ TEHNICI .....</b>	<b>70</b>
<b>8. LITERATURA.....</b>	<b>71</b>

# 1. Uvod

---

Otporni i kapacitivni senzori predstavljaju pasivne uređaje za konverziju ne-električne veličine u električnu veličinu, omogućavajući na taj način električnu obradu signala baziranih na varijabilnoj otpornosti i/ili varijabilnoj kapacitivnosti čije se vrijednosti mijenjaju pod uticajem mjerene veličine. Obrada signala koji se nalaze na izlazu ovih senzora podrazumijeva analognu obradu signala u elektronskim kolima za kondicioniranje signala, zatim analogno-digitalnu konverziju, i konačno, digitalnu obradu signala koju obavlja mikrokontroler (mikroprocesor). Postoji grupa otporno-kapacitivnih senzora u kojima su i otpornost i kapacitivnost osjetljivi na promjene mjerene veličine. Sa druge strane, postoji i grupa otporno-kapacitivnih senzora u kojima je samo jedan od ovih pasivnih elemenata osjetljiv na promjene mjerene veličine, dok drugi pasivni element ima konstantnu i poznatu vrijednost. U ovom slučaju, mjerenje  $RC$  vremenske konstante je od posebnog značaja. Korišćenjem otpornika poznate i konstantne vrijednosti  $R$ , vrijednost mjerene kapacitivnosti  $C$  kapacitivnog senzora moguće je dobiti indirektno mjerenjem vremenske konstante  $RC$ . Slično, korišćenjem kondenzatora poznate i konstantne vrijednosti  $C$ , vrijednost mjerene otpornosti  $R$  otpornog senzora moguće je dobiti indirektno mjerenjem vremenske konstante  $RC$ . Nezavisno od toga da li se mijenjaju oba parametra otporno-kapacitivnog senzora (i otpornost i kapacitivnost), ili samo jedan parametar (ili otpornost ili kapacitivnost), poznata vrijednost  $RC$  vremenske konstante je od suštinske važnosti za funkcionisanje različitih kola baziranih na integratorima sa  $RC$  vremenskim elementom (aktivni  $RC$  filteri, oscilatori, monostabilni multivibratori, analogno-digitalni konvertori bazirani na integraciji sa jednim nagibom, konvertori napona u frekvenciju na bazi ramp komparatora,...). Zbog toga što  $RC$  promjenljiva veličina ima dimenziju vremena, a mjerenje dužine vremenskog intervala može se obaviti jednostavno i vrlo precizno primjenom brojačkih metoda, implementacija konvertora  $RC$  vremenske konstante u digitalni ekvivalent nameće se sama po sebi.

Konvertor  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona predviđen je za mjerenje  $RC$  vremenske konstante redno vezanih otpornika i kondenzatora. Jednostavan dizajn bazira se na integraciji struje koja je proporcionalna polovini referentnog napona. Napon na izlazu integratora mijenja se linearno sa protokom vremena od polovine vrijednosti referentnog napona do pune vrijednosti referentnog napona. Predloženo rješenje nije osjetljivo na parazitne kapacitivnosti. Vrijednost  $RC$  vremenske konstante jednaka je trajanju integracije. Za razliku od postojećih rješenja konvertora  $RC$  vremenske konstante u digitalni ekvivalent, mjerenje  $RC$  vremenske konstante primjenom predloženog rješenja ne zavisi od bilo kojeg drugog parametra (kao što su referentni ili polarizacioni napon, naponi pragova ili napajanja, ili referentne kapacitivnosti i



otpornosti). Predloženo rješenje ne zahtijeva niti kalibraciju niti post-procesiranje u formi digitalne obrade podataka koja se vrši nad dobijenim rezultatom mjerenja. Unipolarno napajanje nije limitirano predloženim rješenjem konverzije  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona, i može se spustiti do nivoa najmanjeg mogućeg napona napajanja pojedinih diskretnih aktivnih komponenti korišćenih u prototipu predloženog rješenja. Samim tim, predloženo rješenje konvertora  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona pogodan je za realizaciju u integrisanoj tehnologiji sa malim naponom napajanja.

Konvertor  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona je isprojektovan, matematički modelovan, realizovan na nivou prototipa korišćenjem diskretnih komponenti povezanih na štampanoj ploči univerzalnog tipa sa unipolarnim naponom napajanja od 2.7 V, i eksperimentalno valorizovan.

## 2. Pregled postojećih rješenja konverzije $RC$ vremenske konstante u digitalni ekvivalent

---

Generalno,  $RC$  vremenska konstanta se može modelovati rednom, odnosno paralelnom vezom otpornika otpornosti  $R$  i kondenzatora kapacitivnosti  $C$ . Stoga, sva rješenja za konverziju  $RC$  vremenske konstante u digitalni ekvivalent mogu se podijeliti u dvije velike grupe:  $RC$  vremenska konstanta redno vezanih otpornika i kondenzatora i  $RC$  vremenska konstanta paralelno vezanih otpornika i kondenzatora. U ovom poglavlju analiziran je rad postojećih konvertora baziranih na jednom od dva navedena metoda.

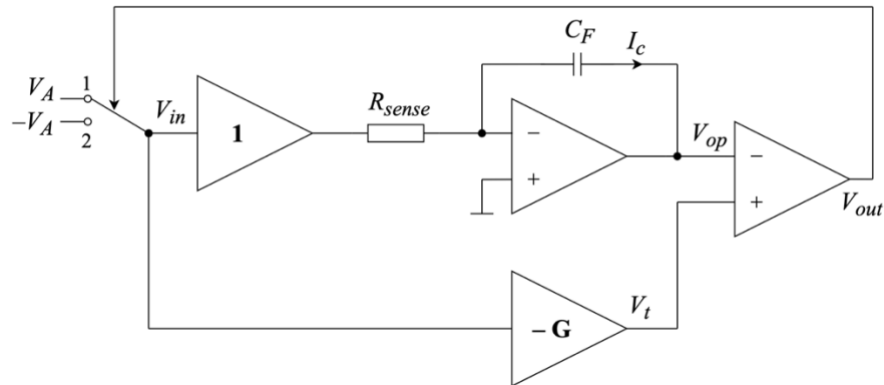
### 2.1 Konverzija $RC$ vremenske konstante redno vezanih otpornika i kondenzatora

U referencama [1] – [5] predstavljena su rješenja konverzije  $RC$  vremenske konstante redno vezanih otpornika i kondenzatora u digitalni ekvivalent. Ove metode su implementirane na različite načine uključujući mjerenje trajanja periode napona na izlazu relaksacionog oscilatora, mjerenje trajanja kvazistabilnog stanja monostabilnog i astabilnog multivibratora realizovanog korišćenjem timer-a 555, mjerenje trajanja dužine vremenskog intervala potrebnog da napon na krajevima kondenzatora dostigne odgovarajući nivo nakon impulsne pobude...

#### 2.1.1 Low-cost interfejs za otporničke senzore sa širokim opsegom otpornosti

U ovom poglavlju opisan je low-cost interfejs sa širokim opsegom otpornosti, reda  $k\Omega$  –  $G\Omega$  [1]. Predstavljeno kolo funkcioniše kao konvertor otpornosti u periodu i pogodan je za priključivanje na mikrokontroler ili neki brojač. Na slici 1 je prikazana blok šema ovog kola. Jedan od standardnih načina konverzije  $RC$  vremenske konstante u digitalni ekvivalent je baziran na mjerenju trajanja periode napona na izlazu relaksacionog oscilatora. Pristup se bazira na dvostrukoj integraciji koja se ostvaruje primjenom standardnog integratora. Redno povezani otpornik i kondenzator, čija se vremenska konstanta  $RC$  mjeri, predstavljaju sastavni dio ovog integratora. Prva integracija obavlja se dovođenjem pozitivnog referentnog napona na ulaz integratora. Druga integracija zapčinje odmah nakon završetka prve, dovođenjem negativnog referentnog napona na ulaz integratora. Naponi na izlazu iz integratora se upoređuju sa DC naponima (koji su suprotnog polariteta u odnosu na ulazne referentne napone) u naponskom komparatoru. Kraj integracija označavaju promjene stanja na izlazu

iz naponskog komparatora. Pokazuje se da je  $RC$  vremenska konstanta proporcionalna periodi impulsa koji se nalaze na izlazu komparatora.



Slika 1. Blok šema low-cost interfejsa za otporničke senzore sa širokim opsegom otpornosti

Prema tradicionalnoj šemi oscilatora, struja koja teče otporničkim senzorom naizmjenično puni i prazni kondenzator u povratnoj grani  $C_F$  konstantnom strujom, pod pretpostavkom da se otpornost senzora  $R_{sense}$  ne mijenja tokom integracije. Rezultujući oscilatorni period  $T$  na izlazu komparatora linearno zavisi od vrijednosti otpornosti  $R_{sense}$ . Ukoliko je prekidač u položaju „1“, tada je referentni napon  $V_{in}$  priključen na  $V_A$ , pa se napon na izlazu integratora  $V_{op}$  linearno smanjuje. Napon na izlazu integratora se mijenja prema relaciji (1), pri čemu je smjer struje  $I_c$  kao što je prikazano na slici (1).

$$V_{op}(t) = -\frac{1}{C_F} \int I_c dt = -\frac{1}{C_F} \int \frac{V_{in}}{R_{sense}} dt = -\frac{V_{in}}{C_F R_{sense}} t + A \quad (1)$$

, gdje je  $A$  integraciona konstanta koja je na početku integracije jednaka nuli. Kada napon na izlazu integratora dostigne vrijednost napona praga  $V_t = -GV_{in} = -GV_A$ , signal sa izlaza komparatora  $V_{out}$  prelazi iz stanje logičke nule u stanje logičke jedinice i prebacuje prekidač u položaj „2“, priključujući napon  $V_{in}$  na  $-V_A$ . Sada napon praga  $V_t$  iznosi  $V_t = -GV_{in} = GV_A$ . Istovremeno, napon na izlazu integratora linearno raste od vrijednosti  $V_{op}(0) = -GV_A$  do vrijednosti  $V_t = GV_A$ , pri čemu je smjer struje  $I_c$  suprotan od onog prikazanog na slici (1). Tada se napon na izlazu integratora mijenja prema relaciji:

$$V_{op}(t) = \frac{1}{C_F} \int I_c dt = -\frac{1}{C_F} \int \frac{V_{in}}{R_{sense}} dt = -\frac{V_{in}}{C_F R_{sense}} t + B = -\frac{V_{in}}{C_F R_{sense}} t - GV_A A \quad (2)$$

, pri čemu integraciona konstanta  $B$  iznosi  $-GV_A$ . U trenutku  $t = T_{c1}$  napon na izlazu integratora dostiže vrijednost  $GV_A$ , pa se zamjenom u relaciju (2) dobija:

$$V_{op}(T_{c1}) = -\frac{V_{in}}{R_{sense} C_F} T_{c1} - GV_A = \frac{V_A}{R_{sense} C_F} T_{c1} - GV_A = -V_A \left( G - \frac{T_{c1}}{R_{sense} C_F} \right) = GV_A \Rightarrow T_{c1} = 2GR_{sense} C_F \quad (3)$$

Kada napon na izlazu integratora dostigne vrijednost napona praga  $V_t = -GV_{in} = -GV_A$ , napon na izlazu komparatora prelazi iz stanja logičke jedinice u stanje logičke nule i prebacuje prekidač u položaj „1“, priključujući napon  $V_{in}$  na  $V_A$ . Sada napon praga  $V_t$  iznosi  $V_t = -GV_{in} = -GV_A$ . U toku ovog vremena, napon na izlazu integratora se linearno smanjuje prema relaciji (4):

$$V_{op}(t) = -\frac{1}{C_F} \int I_c dt = -\frac{1}{C_F} \int \frac{V_{in}}{R_{sense}} dt = -\frac{V_{in}}{C_F R_{sense}} t + C = -\frac{V_{in}}{C_F R_{sense}} t + GV_A \quad (4)$$

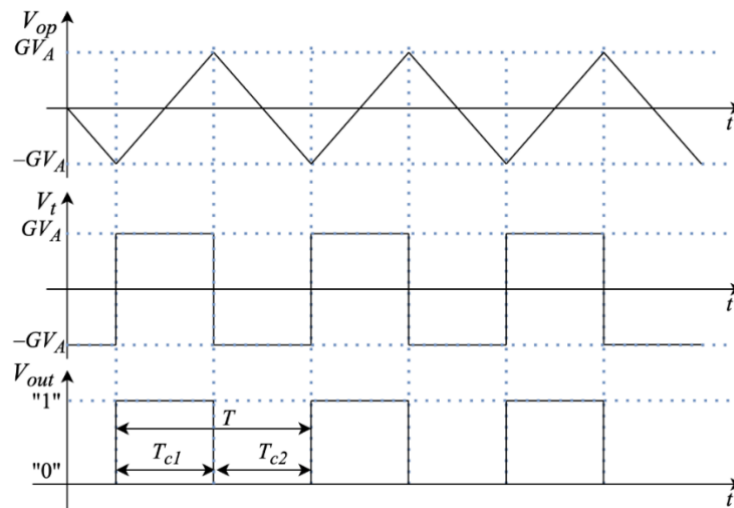
, pri čemu integraciona konstanta C sa kraja prethodnog intervala iznosi  $GV_A$ . U trenutku  $t = T_{c2}$  napon na izlazu integratora dostiže vrijednost  $-GV_A$ , pa se zamjenom u relaciju (5) dobija izraz za vrijednost za trajanje drugog komutacionog vremenskog intervala):

$$V_{op}(T_{c2}) = -\frac{V_{in}}{R_{sense} C_F} T_{c2} + GV_A = -\frac{V_A}{R_{sense} C_F} T_{c2} + GV_A = -V_A \left( \frac{T_{c2}}{R_{sense} C_F} - G \right) = -GV_A \Rightarrow T_{c2} = 2GR_{sense} C_F \quad (5)$$

Ova dva komutaciona vremenska intervala se naizmjenično smjenjuju dok traje integracija. Vremenski intervali  $T_{c1}$ , odnosno  $T_{c2}$  između dvije uzastopne komutacije su predstavljeni relacijama (3) i (5), gdje je vidljivo da oscilacioni period  $T$  linearno zavisi od otpornosti senzora i može se predstaviti relacijom:

$$T = T_{c1} + T_{c2} = 4GR_{sense} C_F \quad (6)$$

Vremenski dijagrami karakterističnih napona prikazani su na slici 2.



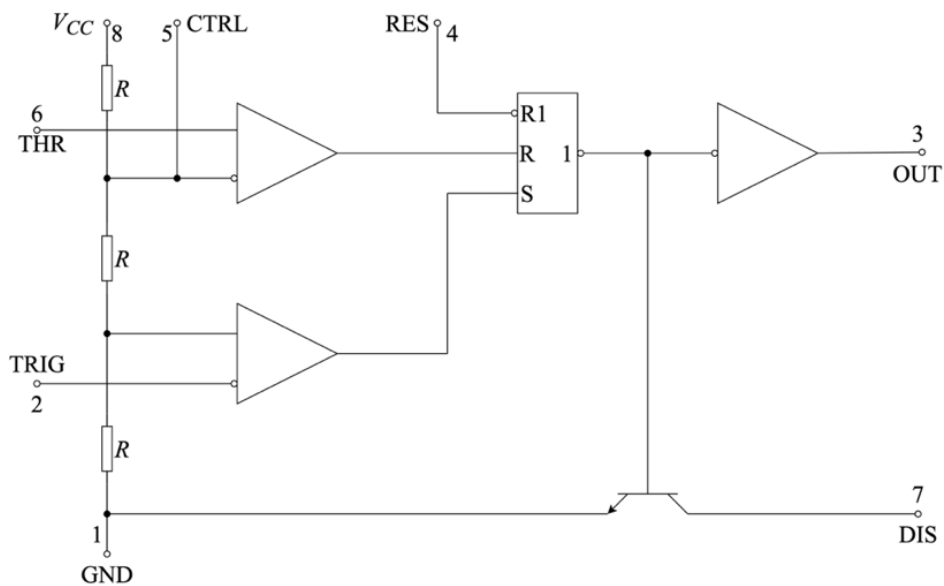
Slika 2. Vremenski dijagrami karakterističnih napona

Glavni izvor greške koja se javlja u rješenju [1] jesu izvori pozitivnog i negativnog referentnog napona koji se dovode na ulaz integratora čije apsolutne vrijednosti treba da budu jednake prema polaznoj pretpostavci za rad kola, što nije moguće postići. Osim toga, kolo zahtijeva bipolarno napajanje.

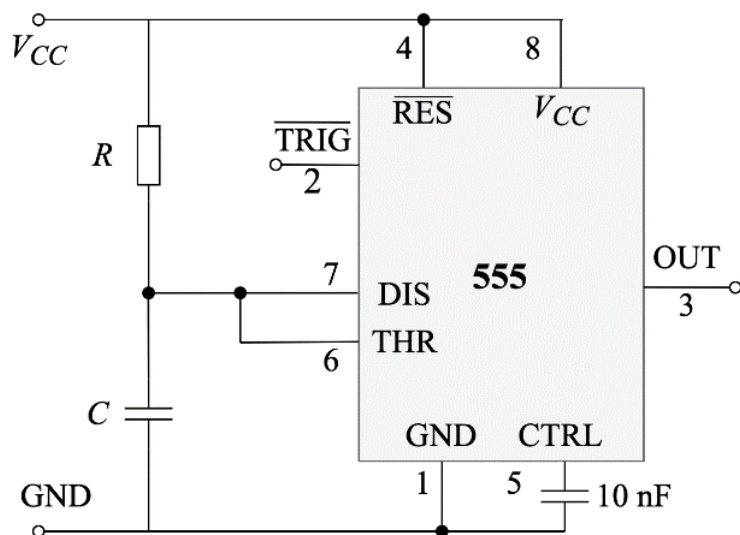
## 2.1.2 Jednostavni interfejs za otporničke senzore baziran na impulsnoj širinskoj modulaciji

U ovom poglavlju predstavljen je jedan interfejs baziran na upotrebi multivibratora baziranog na kolu timer-a 555 [2]. Kod monostabilnog multivibratora, širinu impulsa na izlazu određuju

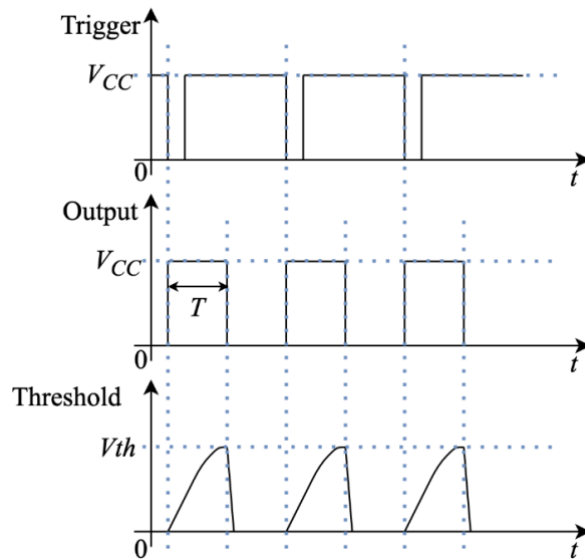
spoljašnji otpornik i kondenzator. Tajmer generiše jedan impuls na izlazu svaki put kada napon okidanja pređe određenu granicu  $V_{th}$ . U ovom slučaju, napon na spoljašnjem kondenzatoru eksponencijalno raste sa vremenskom konstantom  $\tau = RC$ , gdje je  $R$  otpornost spoljašnjeg otpornika, a  $C$  kapacitivnost spoljašnjeg kondenzatora. Na slici 3 je prikazana blok šema timer-a 555, na slici 4 je prikazan timer 555 u režimu monostabilnog multivibratora, dok su vremenski dijagrami karakterističnih napona u kolu prikazani na slici 5.



Slika 3. Funkcionalni blok dijagram timer-a 555



Slika 4. Blok šema monostabilnog multivibratora baziranog na timer-u 555



Slika 5. Vremenski dijagrami karakterističnih napona monostabilnog multivibratora baziranog na timer-u 555

Napon na kondenzatoru se mijenja prema relaciji (7):

$$V_c(t) = V_{CC} \left( 1 - e^{-\frac{t}{RC}} \right) \quad (7)$$

Kada napon na kondenzatoru dostigne gornju vrijednost napona praga  $V_{th}$ , multivibrator prazni kondenzator i postavlja izlaz na niski naponski nivo. Dakle, u trenutku  $t_1$  napon na kondenzatoru iznosi  $V_{th}$ . Zamjenom u (7) dobija se vrijeme potrebno naponu na kondenzatoru da dostigne vrijednost gornjeg napona praga i predstavljeno je relacijom (8):

$$t_1 = -RC \ln \left( 1 - \frac{V_{th}}{V_{CC}} \right) \quad (8)$$

Iz relacije (8) se vidi da što je veća vremenska konstanta  $\tau = RC$ , to je potrebno više vremena naponu na kondenzatoru da dostigne vrijednost napona praga. Stoga, vremenska konstanta određuje širinu impulsa na izlazu. Za timer 555 gornji napon praga  $V_{th}$  iznosi  $2V_{CC}/3$ , gdje je  $V_{CC}$  vrijednost napona napajanja kola. Zamjenom ovog podatka u (8), dobija se:

$$t_1 = T \approx 1.1RC = kRC \quad (9)$$

gdje je  $T$  trajanje impulsa na izlazu kola, a  $k$  konstanta. Ukoliko je  $R$  pasivni otpornički senzor i  $C$  kondenzator fiksirane vrijednosti, onda se relacija (9) može napisati kao  $t_1 = T \approx k_1R$ . Slično, ukoliko je  $C$  pasivni kapacitivni senzor i  $R$  otpornik fiksirane vrijednosti, onda se relacija (9) može napisati kao  $t_1 = T \approx k_2C$ . Stoga se kolo sa slike 4 moguće koristiti kao interfejs za pasivne otporničke i kapacitivne senzore, gdje se promjena otpornosti ili kapacitivnosti reflektuje linearnom promjenom širine impulsa na izlazu kola. Međutim, konstante  $k_1$  i  $k_2$  nijesu u potpunosti stabilne. Dodatno, stabilnost vrijednosti otpornika i kondenzatora je upitna imajući u vidu starenje komponenti i uticaj temperature. Napon praga  $V_{th}$  je takođe zavisao od promjene temperature. Struje curenja i ulazne otpornosti priključaka integrisanog kola izazivaju offset i greške nelinearnosti. Ove neidealnosti smanjuju performanse

predstavljenog kola, pa je potrebna dodatna kalibracija kola. Za smanjivanje greške u pojačanju i offset-u potrebna je kalibracija u dvije ili tri tačke. Međutim, za implementaciju ovih kalibracija potreban je dodatni MOSFET koji povećava broj priključaka potrebnih za pokretanje Drv priključka programabilnog kola.

U astabilnoj konfiguraciji multivibratora, kondenzator se puni i prazni između naponskih nivoa gornjeg i donjeg praga,  $V_{th}$  i  $V_{tl}$ . Tajmer generiše logičku jedinicu tokom trajanja faze punjenja, odnosno logičku nulu tokom trajanja faze pražnjenja. Napon na kondenzatoru u toku faze punjenja se mijenja prema relaciji (10):

$$V_c(t) = V_{CC} + (V_{tl} - V_{CC}) e^{-\frac{t}{(R_A + R_B)C}} \quad (10)$$

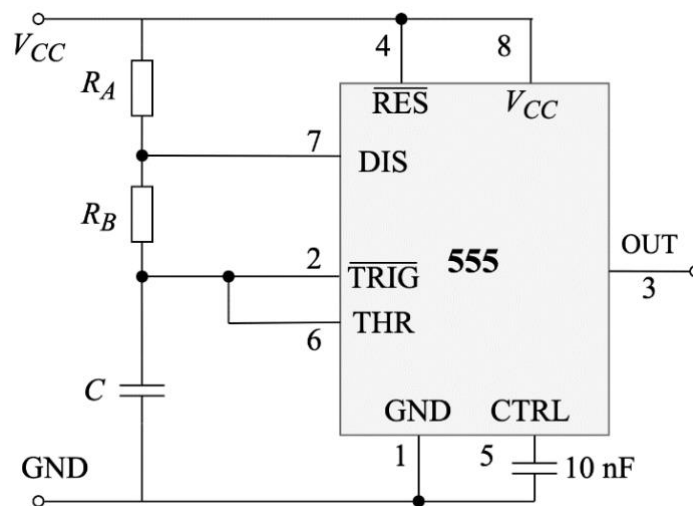
Znajući da u trenutku  $t_2$  napon na kondenzatoru iznosi  $V_{th}$ , dobija se vrijeme potrebno kondenzatoru da se napuni od vrijednosti  $V_{tl}$  do  $V_{th}$ :

$$T_{ch} = -(R_A + R_B)C \ln\left(\frac{V_{th} - V_{CC}}{V_{tl} - V_{CC}}\right) = k_3(R_A + R_B)C \quad (11)$$

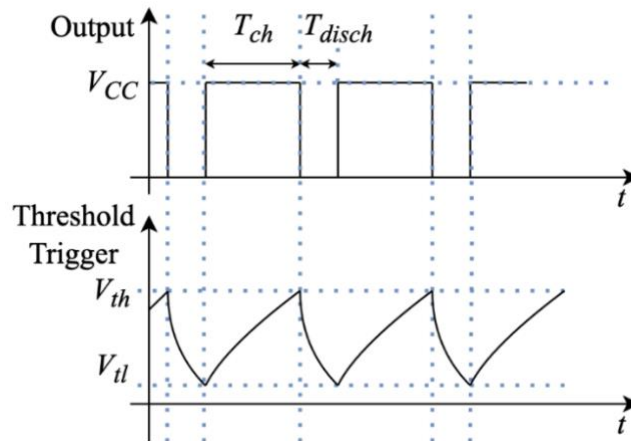
Slično, vrijeme pražnjenja iznosi:

$$T_{disch} = -R_B C \left(\frac{V_{tl}}{V_{th}}\right) = k_4 R_B C \quad (12)$$

Na slici 6 je prikazana konfiguracija astabilnog multivibratora realizovanog pomoću timer-a 555, dok su na slici 7 prikazani vremenski dijagrami karakterističnih napona u kolu.



Slika 6. Blok šema astabilnog multivibratora baziranog na timer-u 555



Slika 7. Vremenski dijagrami karakterističnih napona astabilnog multivibratora

Gornji napon praga  $V_{th}$  timer-a 555 iznosi  $2V_{CC}/3$ , dok donji  $V_{tl}$  iznosi  $V_{CC}/3$ . Zamjenom u relacije (11) i (12) zaključuje se da su konstante  $k_3$  i  $k_4$  jednake, što dovodi do konačnog izraza za periodu na izlazu kola:

$$T = T_{chg} + T_{disch} \approx k_5 (R_A + 2R_B) C \quad (13)$$

Imajući u vidu relacije (11) – (13) nekoliko parametara izlaznog signala se mogu iskoristiti za mjerenje pasivnog otporničkog ili kapacitivnog senzora, kao što su perioda, vremenski interval ili duty cycle. U astabilnoj konfiguraciji napon na kondenzatoru varira između dvije vrijednosti praga na koje utiče šum. Na osnovu navedenog, zaključuje se da bolje performanse ima interfejs u monostabilnoj konfiguraciji.

### 2.1.3 46nF/10MΩ digitalni rekonfigurabilni RC konvertor u digitalni ekvivalent

U ovom poglavlju je predstavljen redno povezani otpornik otporosti  $R$  i kondenzator kapacitivnosti  $C$ , čija se vremenska konstanta  $RC$  mjeri i oni predstavljaju sastavni dio pasivnog integratora prilikom punjenja kondenzatora, i pasivnog diferencijatora prilikom pražnjenja kondenzatora, u sklopu relaksacionog oscilatora [3]. Izlaz integratora (diferencijatora) čiji se napon mijenja po eksponencijalnom zakonu vodi se na ulaz invertora. Dostizanjem vrijednosti logičkog praga invertora, integratorski režim rada rednog  $RC$  kola mijenja se u diferencijatorski, i obratno. Perioda napona na izlazu relaksacionog oscilatora proporcionalna je  $RC$  vremenskoj konstanti. U cilju eliminisanja uticaja varijacija logičkog praga invertora koristi se konfiguracija sa referentnim vrijednostima otpornosti i kapacitivnosti, nakon čega se djeljenjem perioda sa mjerenom i referentnom  $RC$  vremenskom konstantom postiže cilj. Ovaj konvertor  $RC$  vremenske konstante u digitalni ekvivalent odlikuje se širokim opsegom, visokom rezolucijom i neosjetljivošću na uticaj





$C_{INT}$  je kondenzator na čipu, dok je  $R_{ZTC}$  otpornik realizovan redno-paralelnom kombinacijom otpornika koji imaju pozitivni i negativni temperaturni koeficijent sa ukupnim nultim temperaturnim koeficijentom. U C-MODE-u se poništava temperaturna zavisnost  $R_{ZTC}$  i  $V_{th}$ , što dovodi do vrijednosti na izlazu koja je temperaturno neosjetljiva:

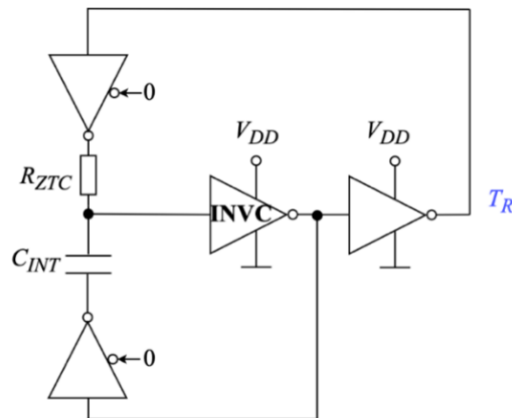
$$D_{out\_C-MODE} = N \frac{R_{ZTC} C_S \ln \left( \frac{(\mu+1)(\mu-2)}{\mu(\mu-1)} \right)}{R_{ZTC} C_{INT} \ln \left( \frac{(\mu+1)(\mu-2)}{\mu(\mu-1)} \right)} = N \frac{C_S}{C_{INT}} \quad (18)$$

gdje je  $\mu = V_{th} / V_{DD}$ .

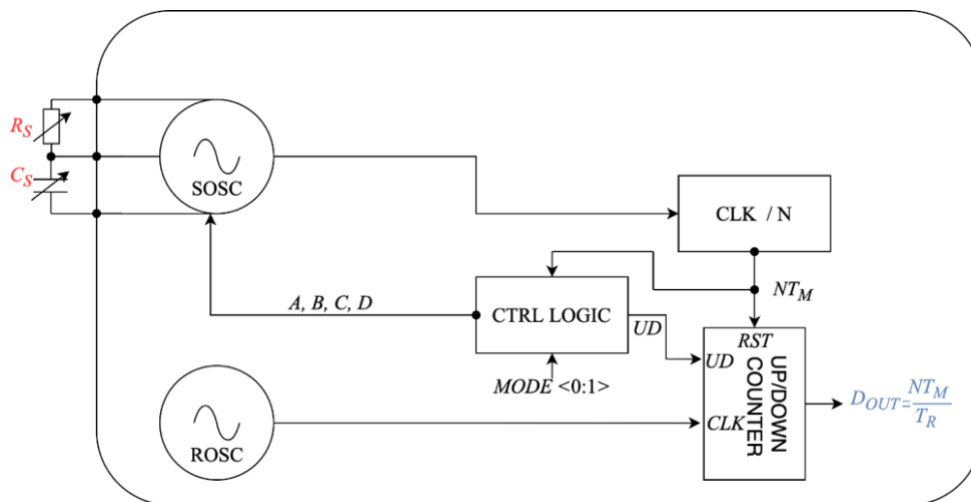
U R-MODE-u vrijednost na izlazu iznosi:

$$D_{out\_R-MODE} = N \frac{R_S}{R_{ZTC}} \quad (19)$$

Na slici 10 je prikazana blok šema kompletnog kola.



Slika 9. Referentni oscillator (ROSC)



Slika 10. Blok šema digitalnog rekonfigurabilnog RC konvertora u digitalni ekvivalent

## 2.1.4 Interfejs za mjerenje promjene kapacitivnosti baziran na konvertoru kapacitivnosti u duty-cycle (CDC)

U ovom poglavlju je analizirano kolo sa kapacitivnim senzorom koji obezbeđuje digitalni signal na izlazu koji je proporcionalan sa promjenama kapacitivnosti na senzoru [4]. Rezolucija i propusni opseg ovog interfejsa su programabilni. Kolo se sastoji od analognog i digitalnog dijela. Prvi, analogni dio je prikazan na slici 11. CDC konvertor se sastoji od  $RC$  kola, prekidača, voltage follower-a, pojačavača sa povratnom spregom i komparatora. Iz vremenskog odziva  $RC$  kola, poznato je vrijeme potrebno da napon na kondenzatoru dostigne vrijednost napona praga  $V_{threshold}$  i linearno zavisi od kapacitivnosti, što se vidi iz relacije (20):

$$T = RC \ln \frac{V_{CC}}{V_{CC} - V_{threshold}} \quad (20)$$

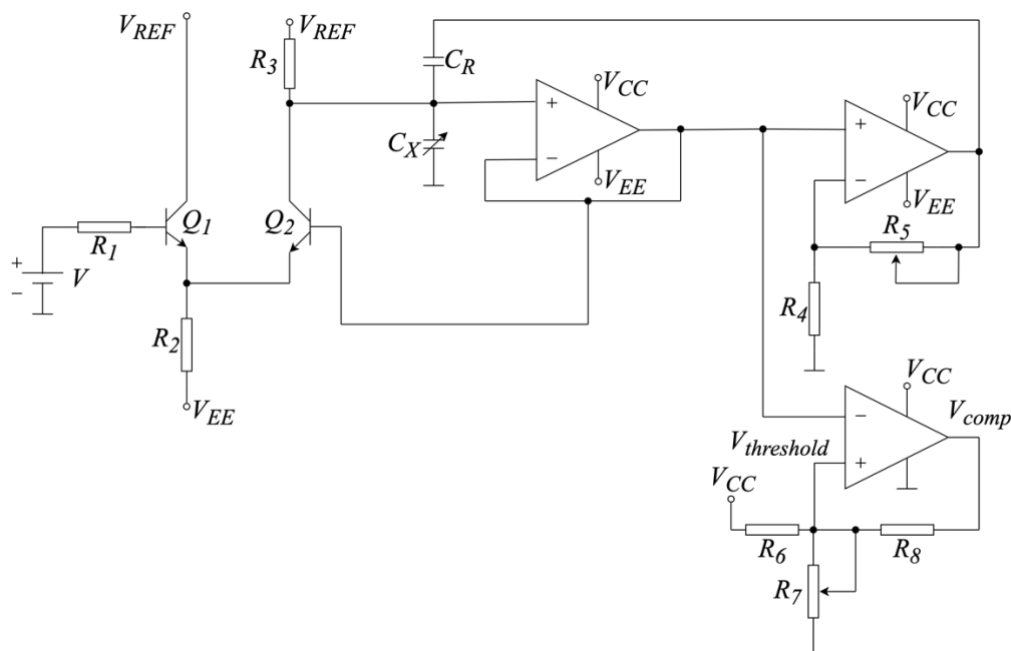
U cilju postizanja boljih frekventnih karakteristika, ovo rješenje uključuje dodatni kondenzator koji se nalazi u sklopu pojačavača sa povratnom spregom prikazanog na slici 12. Feedback kolo se sastoji od pojačavača i referentnog kondenzatora kapacitivnosti  $C_R$ . Sa slike 12 se vidi da važi relacija:

$$I_r + I_{C_r} = I_{C_x} \Rightarrow \frac{V_{REF} - V_{out}}{R} + C_R \frac{d}{dt}(aV_{out} - V_{out}) = C_X \frac{dV_{out}}{dt} \quad (21)$$

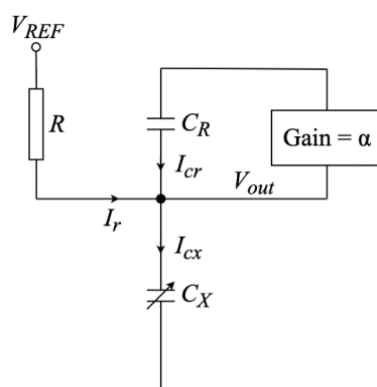
Sređivanjem diferencijalne jednačine (56) dobija se izraz za periodu:

$$T = R [C_X - (a-1)C_R] \ln \frac{V_{REF}}{V_{REF} - V_{threshold}} \quad (22)$$

Bez povratne sprege, vrijeme potrebno da se dostigne napon praga zavisi samo od vrijednosti kapacitivnosti kondenzatora  $C_X$ . Na drugoj strani, sa kolom povratne sprege, vrijeme konverzije linearno zavisi od razlike između varijabilne kapacitivnosti  $C_X$  i referentne kapacitivnosti  $C_R$ . Digitalni dio kola sastoji se od brojača koji konvertuje trajanje impulsa sa izlaza komparatora u digitalni ekvivalent. Digitalni dio kola takođe sadrži dio za čuvanje digitalnog očitavanja, takt impuls visoke frekvencije i djelitelj frekvencije za generisanje signala uzorkovanja.



Slika 11. Blok šema analognog dijela interfejsa za mjerenje promjene kapacitivnosti baziran na konvertoru kapacitivnosti u duty-cycle (CDC)

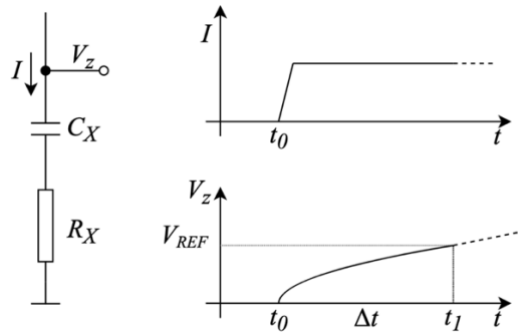


Slika 12. Dodatni kondenzator u sklopu RC kola

## 2.1.5 Interfejs RC kola za senzore impedanse sa relaksacionim oscilatorom

U ovom poglavlju analiziran je interfejs koji omogućava mjerenje dvije komponente senzora impedanse korišćenjem jednostavnog oscilatora prvog reda [5]. Cilj je izmjeriti obje komponente  $R_X$  i  $C_X$  nepoznate impedanse realizovane rednom vezom otpornika i kondenzatora. Izlazni signal za obje komponente impedanse je vremenska perioda koja se može povezati direktno na mikrokontroler bez potrebe za korišćenjem AD konvertora. Ovo rješenje bazirano je na modifikovanom Martinovom oscilatoru. Kolo je modifikovano na taj način da se obavlja nekoliko mjerenja i za svako se mijenja grana impedanse. Za mjerenje prvog perioda postavlja se nepoznata impedansa na mjesto oscilatornog kola gdje samo  $C_X$  ima uticaj na generisanje odgovarajućeg perioda. Zatim se redno veže otpornik otpornosti  $R_X$  tako da obje komponente utiču na generisanje perioda. Kako bi se uzorkovao uticaj

objije komponente nepoznate impedanse, kroz granu se propušta konstantna struja, kao što je prikazano na slici 13. Dakle, mjerenje  $RC$  vremenske konstante redno vezanog otpornika i kondenzatora bazira se mjerenju perioda relaksacionog oscilatora koji radi u 4 različita moda. Redno vezani otpornik i kondenzator čija se vremenska konstanta  $RC$  mjeri predstavlja sastavni dio ovog relaksacionog kondenzatora. Za konačan rezultat mjerenja  $RC$  vremenske konstante redno vezanih elemenata potrebno je obaviti matematičku operaciju sa 4 izmjerena vremenska intervala. Najveći nedostatak ovakve implementacije jeste potreba za bipolarnim napajanjem.



Slika 13.  $RC$  kolo i vremenski dijagrami

Vrijeme  $\Delta t$ , za koje napon  $V_Z$  dostiže definisani nivo napona praga  $V_{REF}$  je linearna funkcija kondenzatora  $C_X$  i umnoška  $R_X C_X$ , relacija (23):

$$\Delta t = \frac{V_{REF} C_X}{I} - R_X C_X \quad (23)$$

Na ovaj način, ponavljanjem mjerenja nekoliko puta, što je i karakteristika oscilatora, mogu se dobiti vrijednosti za  $R_X$ , odnosno  $C_X$ . Ovo je moguće jer je uticaj  $R_X$  na rezultat akumulativan za svaki generisani period, dok se dodatni šum u kolu filtrira. Sprovodeći četiri mjerenja jedno za drugim, može se eliminisati uticaj neželjenih parazitnih kapacitivnosti i dugoročnog drifta učestanosti oscilatora. Na slici 14 su prikazana četiri koraka za mjerenje nepoznate impedanse, pri čemu je  $V_I$  izlazi napon komparatora, a periodi  $T_1 - T_4$  predstavljaju trajanje generisanih impulsa. Zbog jednostavnosti, u ovim izrazima jedino je uzet u obzir uticaj vremenskog kašnjenja  $t_d$  komparatora, kao i uticaj strujnog izvora, dok se ostale aktivne komponente smatraju idealnim. Prvo se konvertuje vrijednost kapacitivnosti referentnog kondenzatora u period  $T_1$  koji iznosi:

$$T_1 = 2 \left( \frac{C_1 V_1}{I} + 2t_d \right) \quad (24)$$

Zatim se konvertuje kapacitivnost komponente  $C_X$  mjerene impedanse u period  $T_2$  koji iznosi:

$$T_2 = 2 \left( \frac{C_X V_1}{I} + 2t_d \right) \quad (25)$$

Nakon toga se postavlja nepoznata impedansa u granu povratne sprege operacionog pojačavača gdje teče struja konstantnog inteziteta, čime se dobija izraz za trajanje treće periode  $T_3$  koji iznosi:

$$T_3 = 2 \left( \frac{C_1 V_1}{I} - 2R_X C_X + 2t_d \right) \quad (26)$$

Na kraju se mjeri vrijeme kašnjenja koje iznosi  $t_d = T_4/4$  kao posljedica propagacionog kašnjenja komparatora i kašnjenja prilikom prebacivanja strujnog izvora. Vrijeme kašnjenja definiše najveću frekvenciju  $f = 1/4t_d$  koju može generisati oscilator.

$$T_4 = 4t_d \quad (27)$$

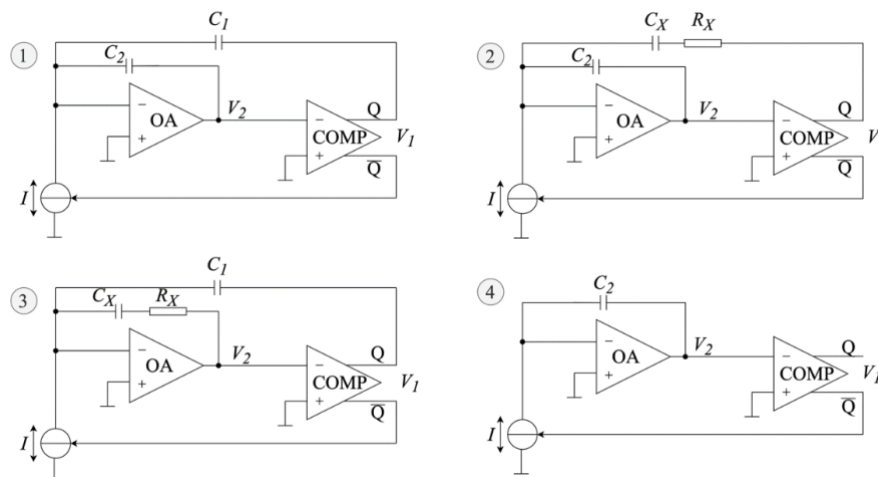
Mjerenjem ove četiri periode, dobijaju se izrazi za računanje kapacitivnosti i otpornosti. Iz odnosa  $(T_2 - T_4)/(T_1 - T_4)$  dobija se izraz za  $C_X$ :

$$C_X = C_1 \frac{T_2 - T_4}{T_1 - T_4} \quad (28)$$

Iz razlike prve i treće periode se dobija  $T_1 - T_3 = 4R_X C_X$ , dobija se izraz za  $R_X$ :

$$R_X = \frac{T_1 - T_3}{4C_X} = \frac{1}{4C_1} \frac{(T_1 - T_3)(T_1 - T_4)}{(T_2 - T_4)} \quad (29)$$

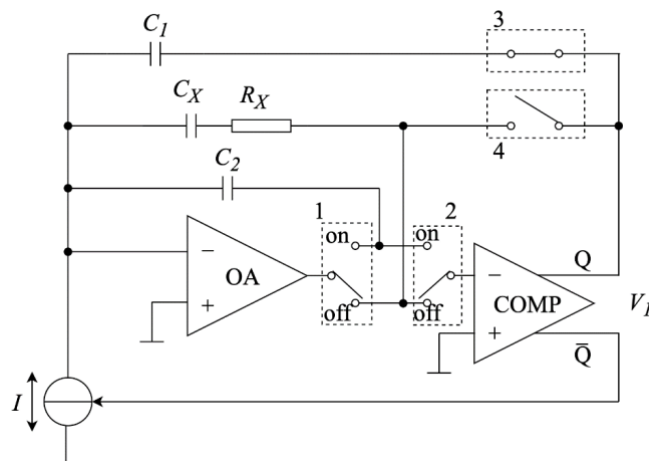
Za mjerenje otpornosti koristi se samo-kalibraciona tehnika za četiri signala. Ovo za posledicu ima potrebu za samo jednom referentnom vrijednošću – kapacitivnost  $C_1$ . Sa idealnim aktivnim komponentama preciznost druge referentne kapacitivnosti  $C_2$  nije kritična za tačnost mjerenja, ali je ipak potrebno da bude kondenzator visokog kvaliteta kako bi se otpornost gubitaka mogla zanemariti. U suprotnom, ova otpornost stvara grešku u offset-u. Blok šema kompletnog kola i položaj prekidača za svaki od koraka prikazani su na slici 14 i tabeli I, respektivno, dok je na slici 15 prikazana kompletna šema kola.



Slika 14. Četiri koraka potrebna za mjerenje nepoznate impedanse

Tabela I Stanje analognih prekidača za svaki od koraka

Step	1	2	3	4
Switch 1	on	on	off	on
Switch 2	on	on	off	on
Switch 3	on	off	on	off
Switch 4	off	on	off	off



Slika 15. Ekperimentalno kolo interfejsa RC kola za senzore impedanse sa relaksacionim oscilatorom

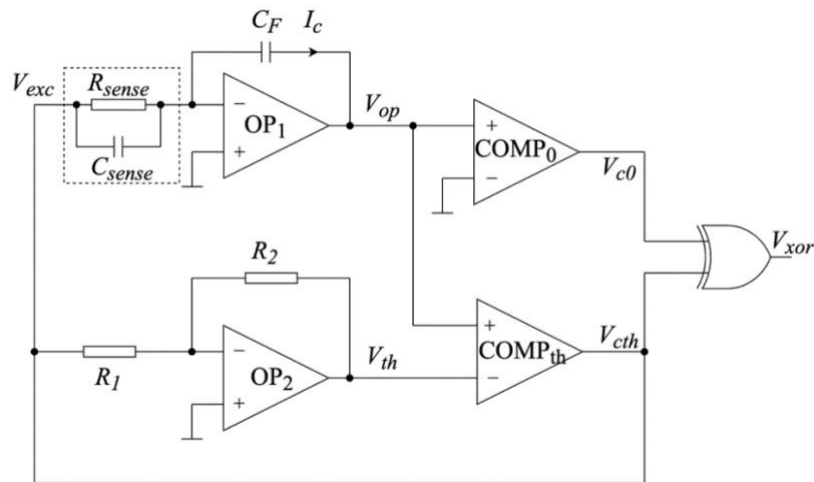
## 2.2 Konverzija RC vremenske konstante paralelno vezanih otpornika i kondenzatora

U referencama [6] – [16] predstavljena su rješenja konverzije RC vremenske konstante paralelno vezanih otpornika i kondenzatora u digitalni ekvivalent. Ove metode su implementirane na različite načine uključujući mjerenja vremena pražnjenja prethodno napunjenog kondenzator kroz otpornik, dvostrukoj integraciji koja se ostvaruje primjenom standardnog integratora koji integri struju koja protiče kroz paralelnu vezu otpornika i kondenzatora čija se vremenska konstanta mjeri...

### 2.2.1 CMOS integrabilni oscillator sa visokim dinamičkim opsegom za otporničke senzore

Konverzija RC vremenske konstante bazirana na relaksacionom oscilatoru predstavljena je u ovom poglavlju [6] – [7]. Pristup se bazira na dvostrukoj integraciji koja se ostvaruje primjenom standardnog integratora koji integri struju koja protiče kroz paralelnu vezu otpornika i kondenzatora čija se vremenska konstanta mjeri, i koja predstavlja ulazni stepen intergratora. Izlaz integratora vodi se na ulaze dva naponska komparatora. U jednom komparatoru izlazni napon integratora upoređuje se sa nultim naponom, dok se u drugom komparatoru izlazni napon integratora upoređuje sa DC naponom suprotnog polariteta od napona koji se u datom trenutku nalazi na ulazu integratora. Kada se desi promjena stanja na izlazu drugog komparatora dešava se transfer naelektrisanja prema izlazu integratora koji je uzrokovan prisustvom senzorskog kondenzatora. Izlazi dva komparatora vode se na ulaze EX-ILI kola, koje na svom izlazu generiše niz pravougaonih impulsa koji se periodično ponavljaju. Pokazuje se da je RC vremenska konstanta jednaka razlici vremena trajanja visokog logičkog nivoa i vremena trajanja niskog logičkog nivoa tokom jedne periode izlaznog napona EX-ILI

kola. Glavni nedostatak ovog rješenja jeste potreba za bipolarnim napajanjem, kao i zahtjev za određivanjem razlike dva izmjerena vremenska intervala. Takođe, zahtjev za dva komparatora koji imaju različita vremena kašnjenja i različite naponske ofsete dodatno utiče na grešku mjerenja kao i na povećanje potrošnje čitavog kola. Slično rješenje sa single supply napajanjem predstavljeno je u [8]. Blok šema ovakvog kola prikazana je na slici 16. Konverzija otpornosti u vremensku konstantu obavlja integrator koji se sastoji od operacionog pojačavača  $OP_1$  i kondenzatora u povratnoj grani  $C_F$  koji integriše struju koja protiče kroz senzor, i koji je modelovan paralelnom vezom otpornika otpornosti  $R_{sense}$  i kondenzatora kapacitivnosti  $C_{sense}$ . Imajući u vidu da je napon pobuđivanja senzora  $V_{exc}$  konstantan u toku određenog vremenskog perioda, napon na izlazu integratora,  $V_{op}$  u toku istog perioda raste ili opada linearno, u zavisnosti od smjera struje koja protiče senzorom.



Slika 16. Blok šema kola CMOS integrabilnog oscilatora sa visokim dinamičkim opsegom za otporničke senzore

Na početku integracije je napon  $V_{exc}$  povezan na referentni napon  $V_A = V_B = V_{CC}$ , pa struja kroz kondenzator u povratnoj grani teče u smjeru prikazanom na slici 16, a napon na izlazu integratora se mijenja

$$V_{op}(t) = -2V_{CC} \frac{C_{sense}}{C_F} - \frac{1}{C_F} \int \frac{V_{CC}}{R_{sense}} dt = -2V_{CC} \frac{C_{sense}}{C_F} - \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} t + A = -2V_{CC} \frac{C_{sense}}{C_F} - \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} t + GV_{CC} \quad (30)$$

, gdje je A integraciona konstanta i iznosi  $A = GV_B$ , pri čemu je G odnos otpornosti  $R_2$  i  $R_1$ , a  $C_F$  kondenzator u povratnoj grani. U trenutku ( $t = T_1$ ) napon na izlazu integratora iznosi  $-GV_A = -GV_{CC}$ , pa se zamjenom u relaciju (31) dobija izraz za  $T_1$ .

$$-GV_{CC} = -2V_{CC} \frac{C_{sense}}{C_F} - \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} T_1 + GV_{CC} \Rightarrow T_1 = 2GC_F R_{sense} \left( 1 - \frac{C_{sense}}{GC_F} \right) \quad (31)$$

Slično, po završetku trajanja periode  $T_1$  dolazi do komutacije napona  $V_{exc}$  sa  $V_A$  na  $-V_B$ . Sada struja kroz kondenzator protiče u smjeru suprotnom od onog prikazanog na slici 16, a napon na izlazu integratora se mijenja prema relaciji:



$$V_{op}(t) = 2V_{CC} \frac{C_{sense}}{C_F} + \frac{1}{C_F} \int \frac{V_{CC}}{R_{sense}} dt = 2V_{CC} \frac{C_{sense}}{C_F} + \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} t + B = 2V_{CC} \frac{C_{sense}}{C_F} + \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} t - GV_{CC} \quad (32)$$

, gdje je B integraciona konstanta i iznosi  $B = -GV_A = -GV_{CC}$ . U trenutku ( $t = T_2$ ) napon na izlazu integratora iznosi  $GV_B = GV_{CC}$ , pa se zamjenom u relaciju (33) dobija izraz za  $T_2$ .

$$GV_{CC} = 2V_{CC} \frac{C_{sense}}{C_F} + \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} T_2 - GV_{CC} \Rightarrow T_2 = 2GC_F R_{sense} \left( 1 - \frac{C_{sense}}{GC_F} \right) \quad (33)$$

Komparator  $COMP_{th}$  poredi vrijednosti napona na izlazu integratora i napona  $V_{th}$  koji predstavlja invertovani napon pobuđivanja senzora,  $V_{exc}$ . Ovaj komparator generiše pravougaone povorke impulsa  $V_{cth}$ , čija amplituda odgovara kompletnom naponu napajanja od  $2V_{CC}$  i čija je perioda trajanja takt impulsa iznosi  $T_C = T_1 + T_2$ . Iz relacija (31) i (33) dobija se:

$$T_C = 4GC_F R_{sense} \left( 1 - \frac{C_{sense}}{GC_F} \right) \quad (34)$$

Kondezator senzora kapacitivnosti  $C_{sense}$  učestvuje u prenošenju naelektrisanja, koji mijenja napon na izlazu integratora da u trenutku promjene napona pobuđivanja sa logičke jedinice na logičku nulu ili obratno dolazi do stvaranja vertikalne ivice, kao što se vidi na slici 26. Komparator  $COMP_0$  odvaja signal rampe u dva dijela. Prvi dio, odmah nakon komutacije, uključuje prenošenje akumuliranog naelektrisanja na senzoru  $C_{sense}$ , dok drugi dio zavisi isključivo od otpornog senzora  $R_{sense}$ . Iz relacije (30) moguće je dobiti izraz za trajanje vremenskog intervala  $T_{C1}$ , imajući u vidu da napon na izlazu integratora u trenutku ( $t = T_{C1}$ ) iznosi nula.

$$0 = -2V_{CC} \frac{C_{sense}}{C_F} - \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} T_{C1} + GV_{CC} \Rightarrow T_{C1} = GC_F R_{sense} \left( 1 - 2 \frac{C_{sense}}{GC_F} \right) \quad (35)$$

Imajući u vidu da je  $T_{C1} + T_{C2} = T_1$ , iz relacija (31) i (35) se dobija:

$$T_{C2} = T_1 - T_{C1} = 2GC_F R_{sense} \left( 1 - \frac{C_{sense}}{GC_F} \right) - GC_F R_{sense} \left( 1 - 2 \frac{C_{sense}}{GC_F} \right) = GC_F R_{sense} \quad (36)$$

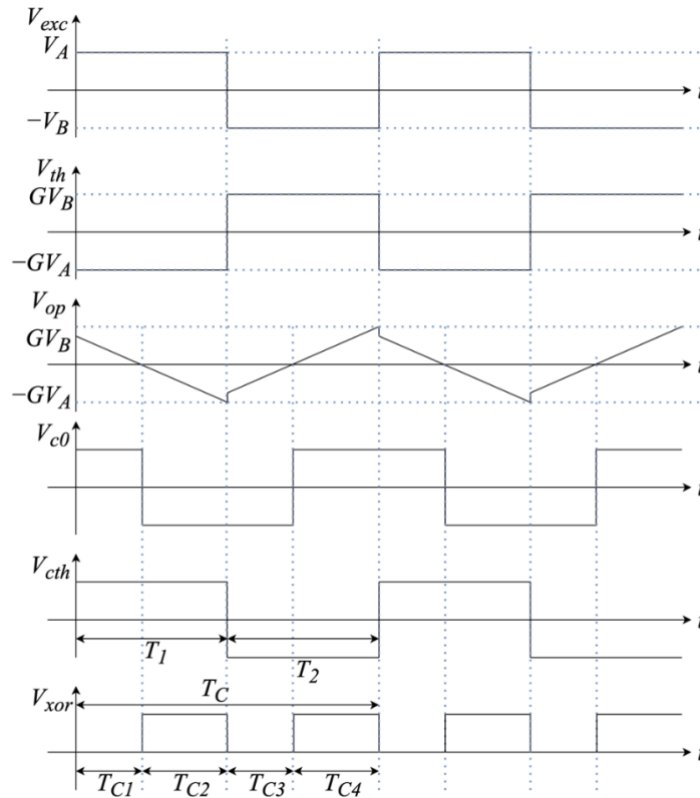
Slično, imajući u vidu da napon na izlazu integratora u trenutku ( $t = T_{C3}$ ) iznosi nula, moguće je iz relacije (32) dobiti izraz za trajanje intervala  $T_{C3}$ .

$$0 = 2V_{CC} \frac{C_{sense}}{C_F} + \frac{1}{C_F} \frac{V_{CC}}{R_{sense}} T_{C3} - GV_{CC} \Rightarrow T_{C3} = GC_F R_{sense} \left( 1 - 2 \frac{C_{sense}}{GC_F} \right) \quad (37)$$

Imajući u vidu da je  $T_{C3} + T_{C4} = T_2$ , iz relacija (33) i (37) se dobija:

$$T_{C4} = T_2 - T_{C3} = 2GC_F R_{sense} \left( 1 - \frac{C_{sense}}{GC_F} \right) - GC_F R_{sense} \left( 1 - 2 \frac{C_{sense}}{GC_F} \right) = GC_F R_{sense} \quad (38)$$

Iz relacija (35) – (38) se vidi da su trajanja intervala  $T_{C1}$  i  $T_{C3}$ , odnosno  $T_{C2}$  i  $T_{C4}$  jednaka. Vremenski dijagrami karakterističnih napona u kolu su prikazani na slici 17.



Slika 17. Vremenski dijagrami karakterističnih napona u kolu

Na kraju, ekskluzivno ili kolo generiše pravougaone impulse  $V_{xor}$  koji obezbeđuje procjenu vrijednosti za  $R_{sense}$  i  $C_{sense}$ , koje se mogu dobiti iz relacija (78), (79), (81) i (82)

$$R_{sense} = \frac{T_{C2} + T_{C4}}{2GC_F} \quad (39)$$

$$C_{sense} = GC_F \frac{T_{C2} + T_{C4} - T_{C1} - T_{C3}}{2T_{C2} + 2T_{C4}} \quad (40)$$

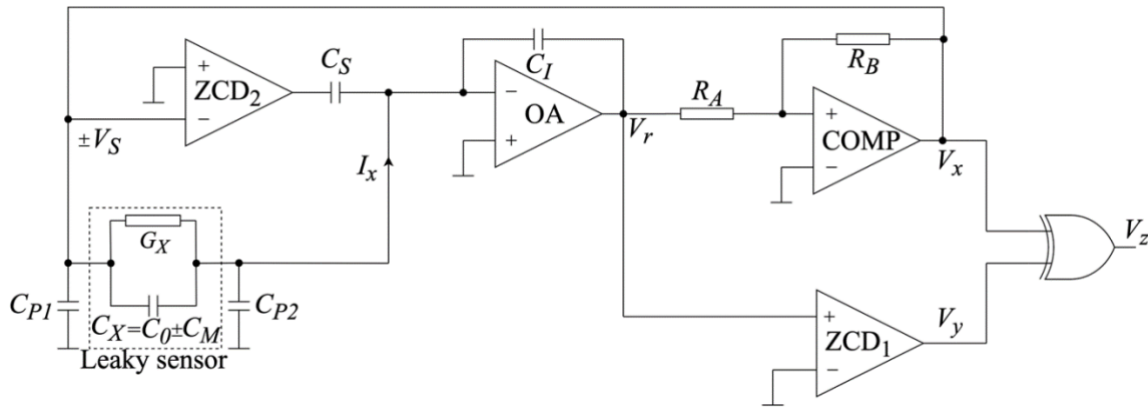
## 2.2.2 Konvertor impedanse u vrijeme za kapacitivne senzore sa gubicima sa malom offset kapacitivnošću

Sličan pristup mjerenja  $RC$  vremenske konstante kao u prethodnom poglavlju paralelno vezanih otpornika i kondenzatora sa dvostrukom integracijom predstavljen je u [9]. Ovaj pristup zahtijeva dodatni referentni kondenzator u odnosu na prethodni pristup, prikazano na slici 18. Kada se desi promjena stanja na izlazu jednog od dva komparatora koji je realizovan kao Šmitov triger, dešava se transfer naelektrisanja prema izlazu integratora koji je uzrokovan prisustvom i senzorskog i referentnog kondenzatora. Izlazi dva komparatora vode se na ulaze EX-ILI kola, koje na svom izlazu generiše niz pravougaonih impulsa koji se periodično ponavljaju.  $RC$  vremenska konstanta proporcionalna je razlici vremena trajanja visokog logičkog nivoa i vremena trajanja niskog logičkog

nivoa tokom jedne periode izlaznog napona EX - ILI kola. Ukoliko se pretpostavi da je na početku integracije napon  $V_x$  povezan na referentni napon  $V_S$ , pa struja kroz kondenzator u povratnoj grani teče u smjeru prikazanom na slici 18, a napon na izlazu integratora se mijenja prema relaciji (41):

$$V_r(t) = -2V_S \frac{C_X - C_S}{C_I} - \int_0^t \frac{V_S}{R_x C_I} dt = -2V_S \frac{C_X - C_S}{C_I} - \frac{V_S}{R_x C_I} t + A \quad (41)$$

, gdje je A integraciona konstanta i iznosi  $KV_S$ , pri čemu je  $K$  odnos otpornosti  $R_A$  i  $R_B$ .



Slika 18. Blok šema kola konvertora impedanse u vrijeme za kapacitivne senzore sa gubicima sa malom offset kapacitivnošću sa dodatnim referentnim kondenzatorom

Ukoliko se uzme da je  $X = (C_X - C_S)/C_I$ , i znajući da u trenutku ( $t = T_1$ ) napon na izlazu integratora iznosi  $-KV_S$ , dobija se izraz za  $T_1$ :

$$V_r(t) = (K - 2X)V_S - \frac{V_S}{R_x C_I} t \Rightarrow -KV_S = (K - 2X)V_S - \frac{V_S}{R_x C_I} T_1 \Rightarrow T_1 = 2R_x C_I (K - X) \quad (42)$$

Slično, po završetku trajanja periode  $T_1$  dolazi do komutacije napona  $V_x$  sa  $V_S$  na  $-V_S$ . Sada struja kroz kondenzator protiče u smjeru suprotnom od onog prikazanog na slici 18, a napon na izlazu integratora se mijenja prema relaciji:

$$V_r(t) = 2V_S \frac{C_X - C_S}{C_I} + \int_0^t \frac{V_S}{R_x C_I} dt = 2V_S \frac{C_X - C_S}{C_I} + \frac{V_S}{R_x C_I} t + B = V_S (2X - K) + \frac{V_S}{R_x C_I} t \quad (43)$$

, gdje je B integraciona konstanta i iznosi  $-KV_S$ . U trenutku ( $t = T_2$ ) napon na izlazu integratora iznosi  $KV_S$ , pa se zamjenom u relaciju (43) dobija izraz za  $T_2$ .

$$KV_S = (2X - K)V_S + \frac{V_S}{R_x C_I} T_2 \Rightarrow T_2 = 2R_x C_I (K - X) \quad (44)$$

Sabiranjem ovih perioda, dobija se izraz za trajanje perioda Šmitovog trigera:

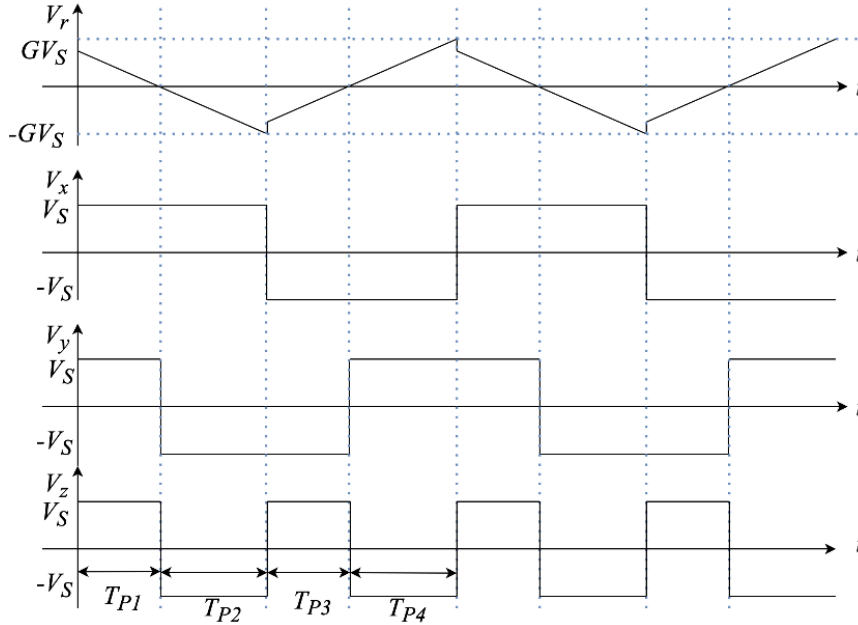
$$T = 4R_x C_I (K - X) \quad (45)$$

Na slici 19 je prikazan vremenski dijagram odgovarajućih napona. Iz relacije (42) moguće je dobiti izraz za trajanje vremenskog intervala  $T_{P1}$ , imajući u vidu da napon na izlazu integratora u trenutku ( $t = T_{P1}$ ) iznosi nula.

$$0 = (K - 2X)V_S - \frac{V_S}{R_x C_I} T_{p1} \Rightarrow T_{p1} = R_x C_I (K - 2X) \quad (46)$$

Oduzimanjem relacija (45) i (42) dobija se izraz za dužinu trajanja intervala  $T_{p2}$ :

$$T_{p2} = T_1 - T_{p1} = R_x C_I K \quad (47)$$



Slika 19. Vremenski dijagrami karakterističnih napona

Slično se dobijaju izrazi za  $T_{p3}$  i  $T_{p4}$  koji su jednaki sa  $T_{p1}$  i  $T_{p2}$ , respektivno:

$$T_{p1} = T_{p3} = R_x C_I (K - 2X) \quad (48)$$

$$T_{p2} = T_{p4} = R_x C_I K \quad (49)$$

Iz ovih relacija mogu se dobiti izrazi za vrijednosti otpornosti i kapacitivnosti senzora.

$$C_x = K C_I \left(1 - \frac{T_x}{T_y}\right) + C_s \quad (50)$$

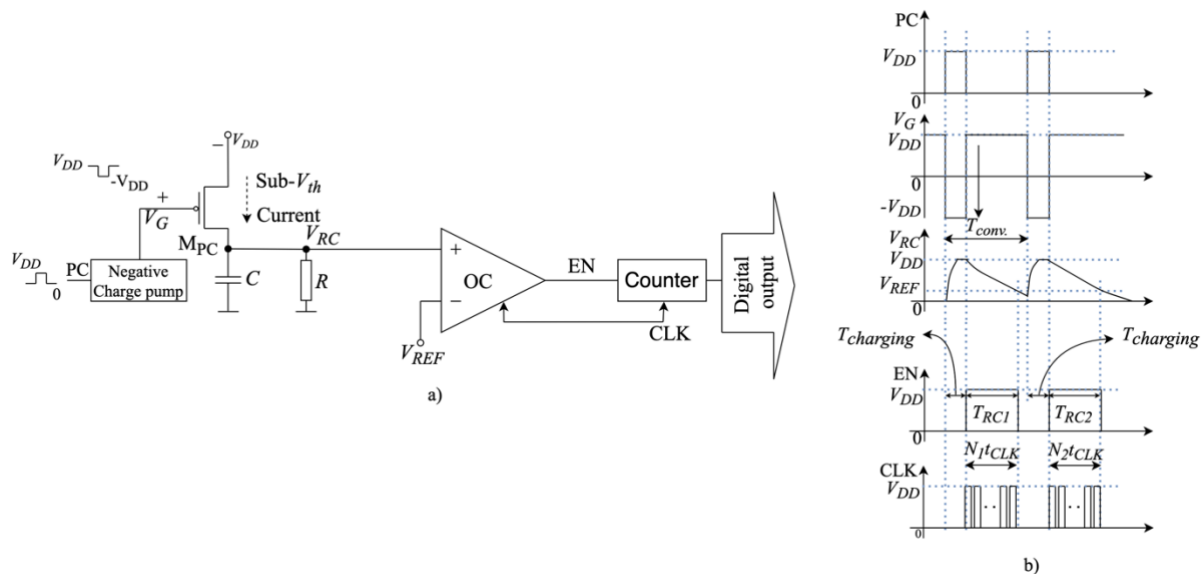
$$R_x = \frac{T_y}{K C_I} \quad (51)$$

Pri čemu su  $T_x$  i  $T_y$  srednje vrijednosti vremenskih intervala  $T_{p1}$  i  $T_{p3}$ , odnosno  $T_{p2}$  i  $T_{p4}$  respektivno.

Glavni nedostatak rješenja predstavljenog u ovom poglavlju jeste potreba za bipolarnim napajanjem, kao i zahtjev za referentnim naponima suprotnog polariteta iste apsolutne vrijednosti.

## 2.2.3 Konvertor $RC$ vremenske konstante u digitalni ekvivalent koristeći negativni charge-pump prekidač

Konvertor  $RC$  vremenske konstante u digitalni ekvivalent koristeći negativni charge-pump prekidač [10] radi u potpražnom režimu, sa niskim naponom napajanja od 0.3 V. Sastoji se od brojača, operacionog pojačavača u funkciji komparatora, otpornika, kondenzatora i precharge pMOS prekidača  $M_{PC}$  za prepolarizaciju. Kada je napon na gejtu  $V_G$  uzemljen, napon sors-gejt  $V_{SG}$  će biti  $V_{DD} = 0.3$  V. To znači da MOSFET  $M_{PC}$  funkcioniše u potpražnom režimu, imajući u vidu da napon praga  $V_{th}$  iznosi 0.35 V. Potrebno je dosta vremena kako bi napon  $V_{RC}$  dostigao vrijednost napona napajanja jer je struja u potpražnom režimu veoma mala. Zbog navedenih razloga ovakvi konvertori otpornosti u digitalni ekvivalent imaju veliko vrijeme konverzije zbog funkcionisanja u potpražnom režimu. Kolo analizirano u ostatku teksta je modifikovano u odnosu na konvencionalno dodavanjem negativnog charge-pump prekidača i prikazano je na slici 20. Ovaj konvertor koristi standardni komparator sa dinamičkim latch-om i brojač sa D flip-flopovima. Negativni charge-pump prekidač mijenja napon gejta  $V_G$  od  $V_{DD}$  do  $-V_{DD}$ , za razliku od konvencionalnog koji mijenja napon gejta  $V_G$  od  $V_{DD}$  do 0. Ovakva modifikacija omogućava punjenje kondenzatora do željene vrijednosti, čime napon  $V_{RC}$  dostiže vrijednost napona napajanja.



Slika 20. a) Blok šema konvertora otpornosti u digitalni ekvivalent koristeći negativni charge pump prekidač u potpražnom režimu sa naponom napajanja od 0.3 V b) Vremenski dijagrami karakterističnih napona

Otpornost i kapacitivnost u sensorima se mjere tokom vremena pražnjenja napona  $V_{RC}$ . Kada je signal za precharge (PC) na visokom naponskom nivou, odnosno na nivou napona napajanja  $V_{DD} = 0.3$  V, onda napon na gejtu  $V_G$  iznosi  $V_G = -V_{DD} = -0.3$  V, pa napon sors-gejt postaje  $V_{SG} = 2V_{DD} = 0.6$  V. Tada se precharge pMOS prekidač  $M_{PC}$  uključuje, čime se kondenzator puni i napon  $V_{RC}$  dostiže vrijednost napona napajanja tokom vremena punjenja  $T_{charging}$ . Nakon isteka ovog vremena, PC se

vraća na niski naponski nivo (uzemljenje) čime napon na gejtju dostiže vrijednost napona napajanja. Sada se precharge pMOS prekidač  $M_{PC}$  isključuje, dok signal za uključivanje brojača EN postaje  $V_{DD}$ . Za ovo vrijeme brojač počinje da broji impulse CLK tokom vremena pražnjenja  $T_{RC}$ , dok se napon  $V_{RC}$  smanjuje sa vrijednosti napona napajanja na vrijednost referentnog napona  $V_{REF}$ . Napon  $V_{RC}$  se mijenja prema sljedećoj relaciji:

$$V_{RC}(t) = V_{DD} e^{\frac{-t}{RC}} \quad (52)$$

Iz relacije (52), se dobija trajanje vremena  $T_{RC}$  :

$$T_{RC} = RC \ln\left(\frac{V_{DD}}{V_{REF}}\right) \approx NT_{CLK} \quad (53)$$

gdje  $N$  predstavlja broj ciklusa takta tokom vremena pražnjenja, dok je  $T_{CLK}$  perioda takt impulsa. Iz relacije (53) se vidi da je  $T_{RC}$  linearno proporcionalno sa vremenskom konstantom. Kada se koristi otpornički senzor dobija se:

$$R_{sensor} = \frac{T_{RC}}{C \ln\left(\frac{V_{DD}}{V_{REF}}\right)} \approx \frac{NT_{CLK}}{C \ln\left(\frac{V_{DD}}{V_{REF}}\right)} \quad (54)$$

Takođe, kada se koristi kapacitivni senzor, iz relacije (101) se dobija:

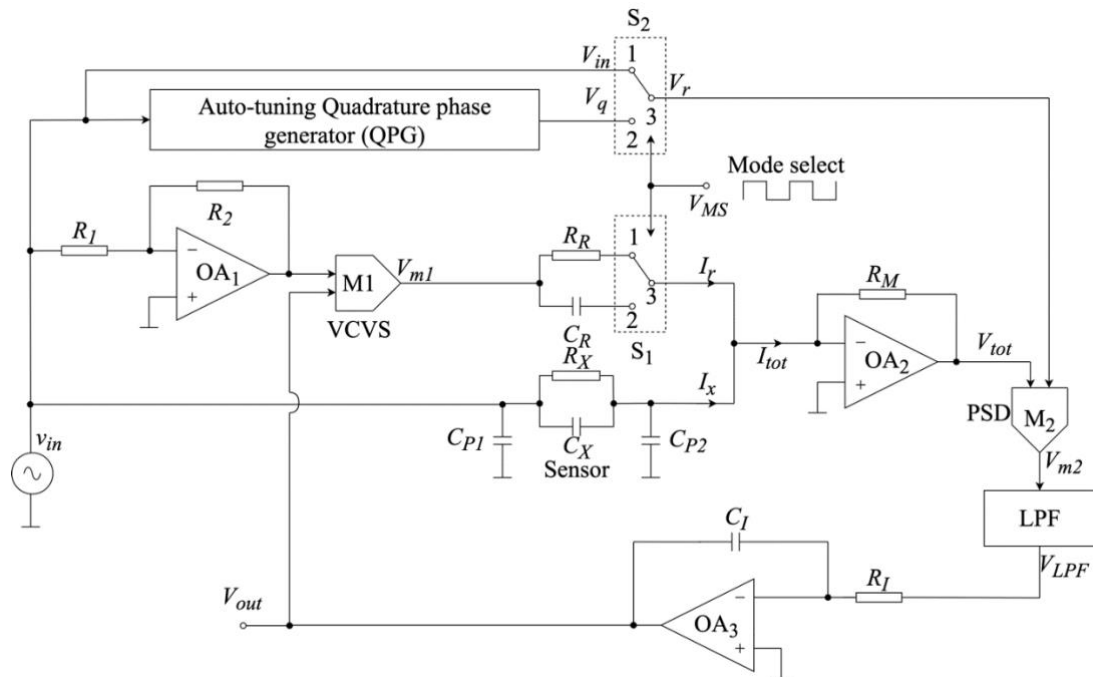
$$C_{sensor} = \frac{T_{RC}}{R \ln\left(\frac{V_{DD}}{V_{REF}}\right)} \approx \frac{NT_{CLK}}{R \ln\left(\frac{V_{DD}}{V_{REF}}\right)} \quad (55)$$

Stoga, prikazani konvertor se može koristiti i kao konvertor otpornosti u digitalni ekvivalent i kao konvertor kapacitivnosti u digitalni ekvivalent. Rezultati mjerenja se mijenjaju u zavisnosti od napona napajanja, referentnog napona, parazitivnih kapacitivnosti i nepodudaranja vrijednosti otpornosti i kapacitivnosti. Uticaj parazitnih kapacitivnosti se može okarakterisati neznatnim, imajući u vidu malu otpornost metalizacije na štampanoj ploči. U cilju optimizovanja varijacija ovih elemenata potrebna je dodatna kalibracija ovog kola.

## 2.2.4 AN-Z2V Kolo za kondicioniranje signala RC senzora bazirano na metodu automatskog uravnotežavanja

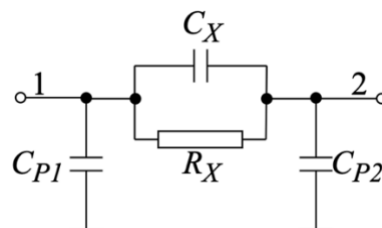
Metod mjerenja  $RC$  vremenske konstante paralelno vezanih otpornika i kondenzatora predstavljen u ovom poglavlju zahtjeva složen dizajn baziran na fazno osjetljivoj detekciji i automatskom uravnotežavanju [11]. Sadži 4 analogna množača, 2 filtera propusnika niskih učestanosti, dva naponska izvora prostoperiodičnog talasnog oblika fazno pomjerena za 90 stepeni, referentni otpornik i kondenzator u paralelnoj vezi, integrator. U jednom modu rada mjerena otpornost direktno je proporcionalna izlaznom DC naponu, dok je u drugom modu rada mjerena kapacitivnost obrnuto proporcionalna izlaznom DC naponu. Blok šema ovog kola prikazana je na slici 21. Princip

rada zasnovan je na pobuđivanju senzora sinusoidnim signalom  $v_{in}(t) = V_m \sin \omega t$ , konvertujući struju koja protiče kroz senzor u informaciju o magnitudi i fazi i izvlačeći korisnu komponentu korišćenjem PSD-a. Način rada kola se bira pomoću položaja prekidača  $S_1$  i  $S_2$ . Signal  $V_{MS}$  se koristi za odabiranje moda rada. Ovo kolo se može konfigurisati tako da radi u tri moda u zavisnosti od vrijednosti signala  $V_{MS}$ . Kada je taj signal na nivou logičke nule, prekidači  $S_1$  i  $S_2$  su u položaju 2 i kolo funkcioniše u  $C$  modu. Na drugoj strani, kada je taj signal na nivou logičke jedinice, prekidači  $S_1$  i  $S_2$  su u položaju 1 i kolo funkcioniše u  $R$  modu. Dodatno, ukoliko se na signal  $V_{MS}$  dovede povorka pravougaonih impulsa, kolo naizmjenično radi u  $R$ , odnosno  $C$  modu.



Slika 21. Blok šema kola za kondicioniranje R-C senzora baziranog na metodi automatskog uravnotežavanja

Struje koje teku kroz senzor i referentnu impedansu su označene sa  $I_x(t)$ , odnosno  $I_r(t)$  respektivno. Ukupna struja  $I_{tot}(t)$  se konvertuje u napon  $V_{tot}(t)$ . Prekidač  $S_2$  dovodi referentni signal  $V_r(t)$  do analognog množača  $M_2$  za poređenje faze (PSD blok). Niskopropusni filter i integrator se koriste za detekciju nule. Izlaz intergratora kontroliše pojačanje naponski kontrolisanog izvora koji je implementiran korišćenjem analognog množača  $M_1$ . Ekvivalentni električni model impedanse  $RC$  senzora predstavljen je na slici 22.



Slika 22. Blok šema kola R-C senzora

U slučaju leaky kapacitivnog senzora, varijabilni kodezator  $C_X$  predstavlja kapacitivnost senzora  $C_{SEN}$ , dok varijabilni otpornik  $R_X$  predstavlja otpornost curenja  $R_P$ . Ukoliko su prekidači  $S_1$  i  $S_2$  u položaju 2, referentni kondezator  $C_R$  se povezuje na invertujući priključak operacionog pojačavača  $OA_2$ , a kvadratni fazno pomjereni signal  $V_q(t)$  na referentni signal  $V_R(t)$  koji je povezan na ulaz analognog množača  $M_2$ . Kolo sada funkcioniše u  $C$  modu i važe relacije:

$$V_{tot}(t) = -R_M I_{tot}(t) = -R_M (I_r(t) + I_x(t)) \quad (56)$$

Pri čemu struje  $I_r(t)$  i  $I_x(t)$  iznose:

$$I_r(t) = C_R \frac{dV_{m1}(t)}{dt} = k_1 C_R \omega V_{out} V_m \cos \omega t \quad (57)$$

$$I_x(t) = \frac{V_m \sin \omega t}{R_p} + C_X \frac{dV_m(t)}{dt} = \frac{V_m \sin \omega t}{R_p} + C_X \omega \cos \omega t \quad (58)$$

Zamjenom ovih relacija u (56) dobija se izraz za napon  $V_{tot}(t)$ .

$$V_{tot}(t) = -V_m R_M \left( \frac{\sin \omega t}{R_p} + \omega (C_{SEN} - k_1 V_{out} C_R) \cos \omega t \right) \quad (59)$$

, gdje je  $k_1$  faktor pojačanja analognog množača  $M_1$ . Izlaz  $V_{tot}(t)$  se demoduliše kako bi se izdvojila kvadratna komponenta korišćenjem analognog množača  $M_2$  na čiji se ulaz dovode ovaj signal i referentni kvadratni, fazno pomjereni signal  $V_q(t)$ . Napon na izlazu analognog množača  $M_2$  iznosi:

$$V_{m2}(t) = -V_m R_M k_2 \left( \frac{\sin \omega t}{R_p} + \omega C_{EFF} \cos \omega t \right) V_m \sin(\omega t + \phi_{quad}) \quad (60)$$

, gdje je  $C_{EFF} = C_{SEN} - k_1 V_{out} C_R$ , a  $k_2$  je faktor pojačanja analognog množača  $M_2$ . Izlaz množača se vodi na ulaz filtera propusnika niskih učestanosti. Fazni pomjeraj kvadratnog faznog generatora iznosi  $90^\circ$ . Na izlazu filtera propusnika niskih učestanosti dobija se signal  $V_{LPF}$ , koji iznosi:

$$V_{LPF} = \frac{-V_m^2 R_M k_2}{2} \omega (C_{SEN} - k_1 V_{out} C_R) \quad (61)$$

Ovaj napon se vodi na ulaz integratora. Napon na izlazu integratora  $V_{out}$  se vodi na ulaz analognog množača  $M_1$  koji kontroliše struju  $I_r$  i dodatno mijenja magnitudu i fazni pomjeraj napona  $V_{tot}(t)$  u zavisnosti od ulaznog napona  $V_{in}(t)$ . Integrator integriše napon  $V_{LPF}$  i podešava struju  $I_r$  dok ovaj napon ne dostigne nulu. Ovaj napon će biti nula kada kvadratna komponenta napona  $V_{tot}(t)$  bude nula. Zamjenom u relaciju (61) dobija se izraz za kapacitivnost senzora:

$$C_{SEN} = k_1 V_{out} C_R \quad (62)$$

Iz relacije (62) se vidi da je kapacitivnost senzora proporcionalna izlaznom naponu integratora, pojačanju analognog množača i referentnom kondezatoru  $C_R$ . Opseg mjerenja se može podesiti mijenjanjem vrijednosti kondezatora  $C_R$ .

Ukoliko su prekidači  $S_1$  i  $S_2$  u položaju 1 onda kolo radi u  $R$  modu. Prekidač  $S_1$  povezuje referentni otpornik  $R_R$  na invertujući priključak operacionog pojačavača  $OA_2$ , dok prekidač  $S_2$



povezuje signal  $V_{in}(t)$  na referentni signal  $V_R(t)$  sa kojim je u fazi. Sada takođe važi relacija (56), pri čemu struje  $I_r(t)$  i  $I_x(t)$  iznose:

$$I_r(t) = \frac{V_{m1}}{R_R} = \frac{-k_1 V_{out} V_m \sin \omega t}{R_R} \quad (63)$$

$$I_x(t) = \omega C_P V_m \cos \omega t + \frac{V_m \sin \omega t}{R_{SEN}} \quad (64)$$

Zamjenom ovih relacija u (56) dobija se izraz za napon  $V_{tot}(t)$ .

$$V_{tot}(t) = -V_m R_M \left( \omega C_P \cos \omega t + \sin \omega t \left( \frac{1}{R_{SEN}} - \frac{k_1 V_{out}}{R_R} \right) \right) \quad (65)$$

Izlaz  $V_{tot}(t)$  se demoduliše kako bi se izdvojila kvadratna komponenta korišćenjem analognog množača  $M_2$  na čiji se ulaz dovode ovaj signal i referentni signal koji odgovara ulaznom  $V_{in}(t)$ . Napon na izlazu analognog množača  $M_2$  iznosi:

$$V_{m2}(t) = -V_m R_M k_2 \left( \frac{\sin \omega t}{R_{EFF}} + \omega C_P \cos \omega t \right) V_m \sin \omega t \quad (66)$$

, gdje je  $1/R_{EFF} = 1/R_{SEN} - k_1 V_{out}/R_R$ , a  $k_2$  je faktor pojačanja analognog množača  $M_2$ . Izlaz množača se vodi na filter propusnik niskih učestanosti, tako da napon na njegovom izlazu iznosi:

$$V_{LPF} = \frac{-V_m^2 R_M k_2}{2} \omega \left( \frac{1}{R_{SEN}} - \frac{k_1}{V_{out} R_R} \right) \quad (67)$$

Ovaj napon se vodi na ulaz integratora koji ga nulira mijenjajući izlazi napon  $V_{out}$ . Otpornost senzora se dobija za nultu vrijednost ovog napona i iznosi:

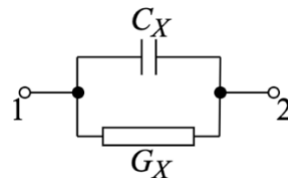
$$R_{SEN} = \frac{R_R}{k_1 V_{out}} \quad (68)$$

Iz relacije (68) se vidi da je otpornost senzora nezavisna od napona napajanja, učestanosti i amplitude pobudnog signala. Dodatno, dinamički opseg se može podesiti mijenjanjem otpornosti  $R_R$ .

Na kraju, kolo funkcioniše u modu  $Z$  kada se na signal  $V_{MS}$  dovede naizmjenična povorka pravougaonih impulse. Tada kolo prelazi is  $R$  moda u  $C$  mod naizmjenično čime se može iskoristiti za mjerenje i otpornosti i kapacitivnosti senzora. Operacioni pojačavači imaju konačan ulazni naponski offset, koji može uticati na performanse ovog konvertora. Dodatno, realni operacioni pojačavači su limitirani konačnim gain-bandwidth product-om koji utiče na mjerenje vrijednosti parametara. Takođe, javlja se greška kod generisanja kvadratnog fazno pomjerenog signala zbog uticaja sredine, kao i dodatne greške zbog konačne otpornosti prekidača kada su zatvoreni.

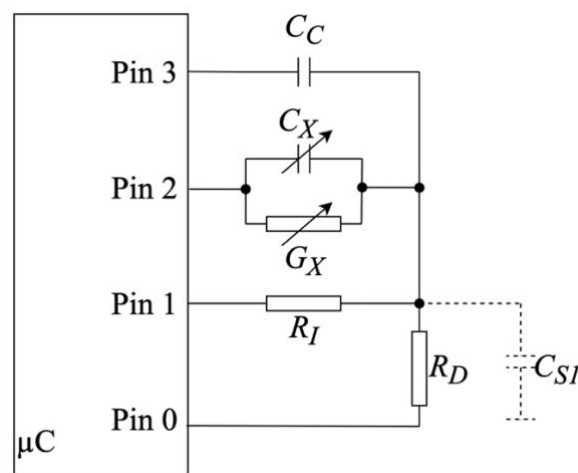
## 2.2.5 Interfejs za kapacitivne senzore sa gubicima baziran na upotrebi mikrokontrolera

Kapacitivni senzori koji se koriste za mjerenje fizičkih i hemijskih promjena, pritiska, vlažnosti i slično se obično modeluju kondezatorom kapacitivnosti  $C_X$  bez gubitaka. Neki od njih ipak imaju gubitke pa se modeluju dodatnom parazitnom konduktansom  $G_X$  u paralelnoj vezi sa kondezatorom, kao što je prikazano na slici 23.



Slika 23. Blok šema kapacitivnog senzora sa gubicima

Kapacitivni senzori koji imaju namjenu mjerenja položaja, vlažnosti, koncentraciju fluida i slično su neki od primjena ovako realizovanog kapacitivnog senzora. Interfejs baziran na upotrebi ovakvog senzora opisan je u ovom poglavlju i predstavljen na slici 24 [12].



Slika 24. Blok šema interfejsa baziranog na kapacitivnom senzoru sa gubicima

Mjerenje  $RC$  vremenske konstante paralelno vezanih otpornika i kondenzatora primjenom mikrokontrolera bazira se na mjerenju vremena pražnjenja ekvivalentnog kondenzatora koji je prethodno napunjen korišćenjem tajmera iz mikrokontrolera. Kondezator  $C_C$  je kalibracioni kondezator,  $C_{SI}$  je parazitna kapacitivnost između priključka  $N$  i uzemljenja,  $R_I$  je otpornik punjenja, dok  $R_D$  predstavlja otpornik pražnjenja. Ukoliko su pinovi mikrokontrolera idealni, onda će izlazni priključci imati veoma malu izlaznu otpornost, dok će ulazni imati veoma veliku ulaznu otpornost. Inicijalno, pin 1 obezbjeđuje logičku jedinicu sa izlaznim analognim naponom koji iznosi  $V_I$ , pa se naelektrisanje prenosi kroz otpornik  $R_I$  za vremenski interval koji je duži od  $5R_IC_{EQ}$ , pri čemu je  $C_{EQ}$  ekvivalentna kapacitivnost između priključka  $N$  i uzemljenja. Kada napon na priključku  $N$  dostigne

vrijednost napona  $V_I$ , pin 1 se postavlja u stanje visoke impedanse (HZ) dok pinovi 2 i 3 zadržavaju prethodno stanje. U ovom trenutku startuje se brojač i otpočinje se pražnjenje ekvivalentnog kondenzatora kroz ekvivalentni otpornik  $R_{EQ}$  kojeg određuje stanje pinova 0 i 2. Po eksponencijalnom zakonu se vrši pražnjenje dok napon na priključku  $N$  ne dostigne nivo naponskog praga  $V_{TL}$  Šmitovog trigera koji je ugrađen kroz priključak 1, čime se zaustavlja tajmer. Vrijeme potrebno da se ekvivalentni kondenzator isprazni predstavljen je relacijom:

$$T = R_{EQ} C_{EQ} \ln \frac{V_I}{V_{TL}} \quad (69)$$

Vrijeme pražnjenja obavlja se u 4 različita moda. Za konačan rezultat mjerenja RC vremenske konstante potrebno je obaviti matematičku operaciju sa 4 izmjerena vremenska intervala, uz poznavanje referentne otpornosti i kapacitivnosti. Položaj pinova i ekvivalentne otpornosti, odnosno kapacitivnosti za svaki od 4 moda prikazane su u tabeli I, pri čemu je  $k = \ln(V_I/V_{TL})$ . Prvi mod podrazumijeva mjerenje senzora sa ciljem utvrđivanja vrijednosti kapacitivnosti  $C_X$  sa vremenom pražnjenja  $T_X$ . Drugi mod podrazumijeva referentno mjerenje sa ciljem utvrđivanja vrijednosti kapacitivnosti  $C_C$  sa vremenom pražnjenja  $T_C$ . Treći mod podrazumijeva offset mjerenje sa ciljem utvrđivanja vrijednosti kapacitivnosti  $C_{SI}$  sa vremenom pražnjenja  $T_{OFF}$ . Četvrti mod podrazumijeva dodatno mjerenje sa ciljem kompenzacije usljed postojanja komponente  $G_X$  sa vremenom pražnjenja  $T_{ADD}$ . Ekvivalentna kola i vremena pražnjenja su prikazani u tabeli II i na slici 25 a) - d), respektivno.

Tabela II Položaj priključaka mikrokontrolera i odgovarajuće otpornosti i kapacitivnosti za različite modove rada

Measurement	Pin 0	Pin 2	Pin 3	$C_{EQ}$	$R_{EQ}$	Discharging time
Sensor	„0“	„0“	HZ	$C_{EQ1} = C_X + C_{SI}$	$R_{EQ1} = R_D \parallel 1/G_X$	$T_X = k R_{EQ1} C_{EQ1}$
Reference	HZ	HZ	„0“	$C_{EQ1} = C_C + C_{SI}$	$R_{EQ1} = R_D$	$T_C = k R_{EQ2} C_{EQ2}$
Offset	HZ	HZ	HZ	$C_{EQ1} = C_{SI}$	$R_{EQ1} = R_D$	$T_{OFF} = k R_{EQ3} C_{EQ3}$
Additional	HZ	„0“	HZ	$C_{EQ1} = C_X + C_{SI}$	$R_{EQ1} = 1/G_X$	$T_{AD} = k R_{EQ4} C_{EQ4}$

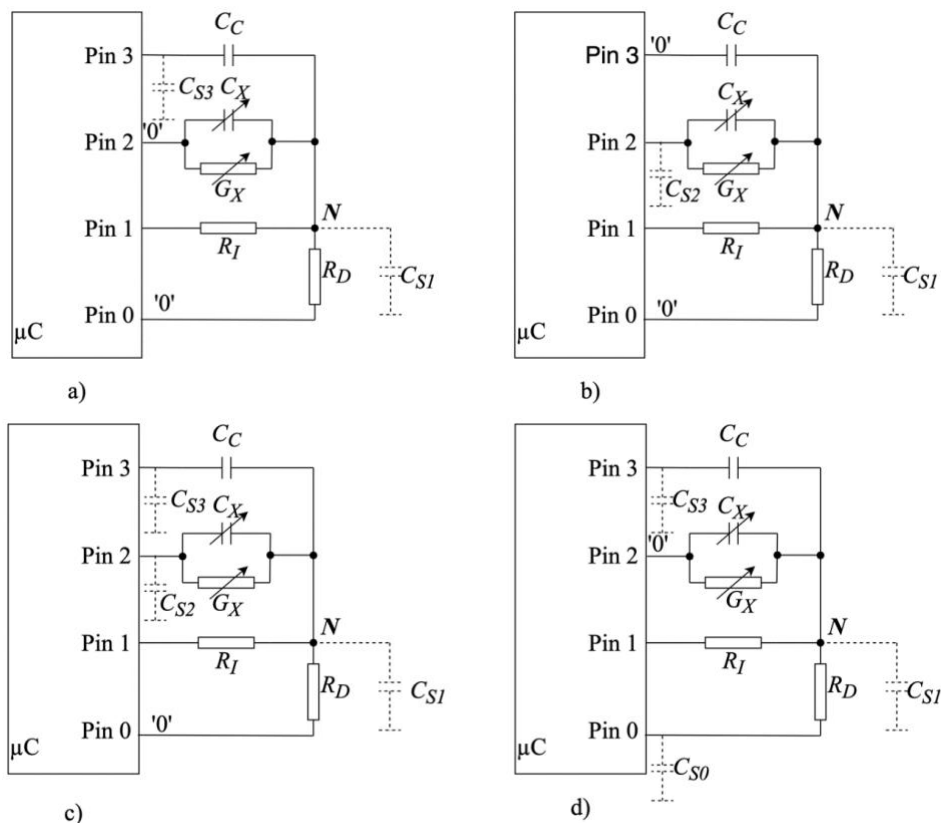
Rješavanjem Sistema od 4 jednačine sa 4 nepoznate iz tabele XI, dobijaju se izrazi za vrijednosti nepoznatih  $C_X$  odnosno  $G_X$ .

$$C_X = \frac{T_X T_{OFF} + T_{AD} (T_X - T_{OFF})}{(T_{AD} - T_X)(T_C - T_{OFF})} C_C \quad (70)$$

$$G_X = \frac{T_X}{(T_{AD} - T_X) R_D} \quad (71)$$

Iz relacija (70) i (71) se vidi kako se mogu dobiti vrijednosti nepoznatih  $C_X$  odnosno  $G_X$  kombinovanjem vremena pražnjenja. Iz relacije (69) se vidi da vremena pražnjenja zavise od napona

$V_I$  i  $V_{TL}$  uz pretpostavku da su ti naponi jednaki za sva četiri mjerenja, što nije u praksi realno. Stoga se odrađuje auto kalibracija naponskog drifta koju vrši sam interfejs. Takođe, neidealnosti priključaka mikrokontrolera unose grešku u procjeni vrijednosti  $C_X$ .



Slika 25. Blok šema interfejsa za: a) prvi mod b) drugi mod c) treći mod d) četvrti mod

## 2.2.6 Interfejs za digitalizovanje signala baziran na prekidačkim kondenzatorima

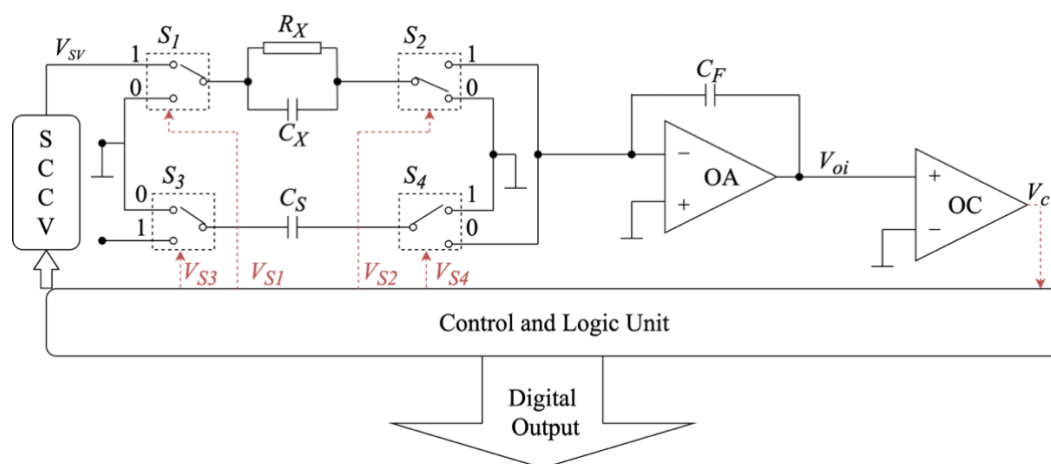
Mjerenje RC vremenske konstante paralelno vezanih otpornika i kondenzatora zasnovano je na integratoru sa prekidačkim kondenzatorima [13]. U jednoj ulaznoj grani ovog integratora nalazi se referentni kondenzator poznate kapacitivnosti, dok se u drugoj ulaznoj grani nalazi paralelna veza otpornika  $R_X$  i kondenzatora  $C_X$  čija se vremenska konstanta mjeri. Rad kola podijeljen je u dva moda. U jednom modu određuje se otpornost  $R_X$ , dok se u drugom modu određuje kapacitivnost  $C_X$  paralelne veze otpornika i kondenzatora. Oba moda podrazumjevaju dvostruku integraciju. Prve integracije traju unaprijed definisan broj perioda takt impulsa koji obavljaju kontrolu otvaranja i zatvaranja prekidača. Druge integracije traju dok se naelektrisanje u integracionom kondenzatoru akumulirano tokom trajanja prvih integracija ne anulira. Trajanje ovih drugih integracija se mjeri, i ono je direktno proporcionalno mjenoj otpornosti  $R_X$ , odnosno kapacitivnosti  $C_X$ . Dakle, vremenska konstanta proporcionalna je proizvodu trajanja drugih integracija u modovima za odeđivanje otpornosti,

odnosno kapacitivnosti. Senzor je realizovan paralelnom vezom otpornika i kondezatora koji su definisani relacijama.

$$R_X = R_0 \pm \Delta R \quad (72)$$

$$C_X = C_0 \pm \Delta C \quad (73)$$

Kondezator  $C_S$  sa slike 26 je referentni kondezator poznate vrijednosti i povezan je preko prekidača  $S_3$  na poznatni referentni DC napon  $V_R$ , odnosno na uzemljenje, u zavisnosti od položaja prekidača. Na drugoj strani, preko prekidača  $S_1$  senzor se pobuđuje naponskim izvorom  $V_{SV}$  koji je upravljani prekidačkim kondezatorom. Položaj prekidača kontroliše kolo za kontrolu logike preko signala  $V_{S1}$ ,  $V_{S2}$ ,  $V_{S3}$  i  $V_{S4}$ . Kondezator  $C_X$  funkcioniše kao kondezator povratne sprege integratora realizovanog pomoću operacionog pojačavača OA. Napon sa izlaza integratora  $V_{oi}$  se vodi na ulaz komparatora OC, gdje se poredi sa uzemljenjem, čiji izlaz  $V_c$  šalje odgovarajući signal kolu za kontrolu logike. Interni takt impuls je podešen na frekvenciju  $1/T_C$  Hz, gdje je  $T_C$  perioda. Blok šema ovakvog kola prikazana je na slici 26.



Slika 26. Blok šema interfejsa baziranog na prekidačkim kondezatorima

Integracija započinje  $R$  modom, kada su prekidači  $S_1$  i  $S_2$  u položajima “1”, odnosno “0”, respektivno. Kada naiđe logička jedinica na takt impulsu, prekidači  $S_3$  i  $S_4$  se postavljaju u položaj “1”, pa se kondezator  $C_S$  puni preko referentnog napona  $V_R$ . Kada naiđe logička nula na takt impulsu, prekidači  $S_3$  i  $S_4$  se postavljaju u položaj “0”, pa se naelektrisanje  $V_R C_S$  sa kondezatora  $C_S$  prebacuje do kondezatora u povratnoj grani  $C_F$ . Ovo rezultuje u inkrementalnoj promjeni napona na izlazu integratora koja za svaki takt impuls iznosi  $V_R C_S / C_F$ . Ovaj postupak se ponavlja  $N_1^R$  puta, pa napon na izlazu integratora po završetku prve faze  $R$  moda iznosi:

$$V_{oi} = N_1^R V_R \frac{C_S}{C_F} \quad (74)$$

Nakon završetka integracionog perioda počinje deintegracioni period koji traje  $T_2 = N_2^R T_C$ . Tokom ovog perioda, prekidač  $S_1$  i  $S_2$  su u položaju „1“, dok su prekidači  $S_3$  i  $S_4$  u položaju “0”, odnosno “1”, respektivno. Ukoliko se pretpostavi da je  $V_{SV} = V_R$ , onda struja  $V_R / R_X$  teče kondezatorom u povratnoj

grani, prazneći ga čime se napon na izlazu integratora linearno smanjuje do nule. Ovo prouzrokuje promjenu stanja na izlazu komparatora sa logičke jedinice na logičku nulu koju će detektovati kolo za kontrolu logike, čime se okončava deintegracioni period  $T_2$ . Kako je naelektrisanje akumulirano tokom integracionog perioda jednako ispražnjenom naelektrisanju u toku deintegracije, može se napisati relacija:

$$N_1^R V_R C_S = N_2^R T_C \frac{V_R}{R_X} \Rightarrow R_X = \frac{N_2^R T_C}{N_1^R C_S} \quad (75)$$

U relaciji (75), vrijednosti  $N_1^R$ ,  $T_C$  i  $C_S$  su unaprijed definisane, pa se vidi da je otpornost direktno proporcionalna trajanju deintegracionog perioda  $T_2$ . Napon na kondenzatoru  $C_X$  je u toku trajanja  $R$  moda  $V_R$  pa ne doprinosi stvaranju i prenošenju naelektrisanja do kondenzatora  $C_F$  i stoga ne utiče na izlaz. Ukoliko se želi digitalizovati vrijednost  $C_X$  potrebno je prebaciti kolo u  $C$  mod.

Integracioni period  $C$  moda ima dvije faze. Tokom prve faze, po nailasku uzlazne ivice takt impulsa, svi prekidači se postavljaju u položaj „1“. U toku ovog intervala  $T_C / 2$ , kondenzator  $C_X$  se puni i skladišti naelektrisanje  $V_R C_X$ . Ista ova količina naelektrisanja se prenosi do kondenzatora  $C_F$  jer ista struja punjenja teče kroz oba kondenzatora. Istovremeno kroz otpornik  $R_X$  teče struja  $V_R / R_X$  i konstantno prenosi naelektrisanje do kondenzatora u povratnoj grani u toku  $T_C / 2$ . Stoga će se napon na izlazu integratora promijeniti za  $-(V_R C_X / C_F) - (V_R T_C / 2 C_F R_X)$  za svako  $T_C / 2$ . U toku trajanja ovog vremenskog intervala, kako su prekidači  $S_3$  i  $S_4$  u položaju „1“, kondenzator  $C_S$  se puni preko napona  $V_R$ . Kada na takt impulsu naiđe logička nula, kolo za kontrolu logike postavlja sve prekidače u položaj „0“. U toku ovog intervala, prenosi se naelektrisanje sa kondenzatora  $C_S$  na kondenzator  $C_F$ , dok su otpornik  $R_X$  i kondenzator  $C_X$  pasivizirani, pa se promjena napona koja iznosi  $-(V_R C_X / C_F) - (V_R T_C / 2 C_F R_X) + (V_R C_S / C_F)$  prenosi na izlaz integratora u toku trajanja jedne periode takt impulsa  $T_C$ . Ovaj proces se ponavlja  $N_C$  puta dok se ne završi prva faza.

Prekidačka sekvenca koja se dešava u toku druge faze je slična onoj u prvoj, sa razlikom što prekidači  $S_3$  i  $S_4$  ostaju u položaju „0“, pa se kondenzator  $C_S$  niti puni, niti prazni. Stoga, ukupna promjena napona na izlazu integratora iznosi  $-(V_R C_X / C_F) - (V_R T_C / 2 C_F R_X)$  za svaki takt impuls. Druga faza se ponavlja  $(N_1^C - N_C)$  puta, čime se završava integracioni period druge faze. Promjena napona na izlazu integratora na kraju druge integracione faze iznosi:

$$\Delta V_{oi}^C = -N_1^C \frac{V_R C_X}{C_F} - N_1^C \frac{V_R T_C}{2 C_F R_X} + N_C \frac{V_R C_S}{C_F} \quad (76)$$

Ovaj napon se oslobađa zavisnosti od  $R_X$  postavljajući da je  $N_1^C V_R T_C / 2 C_F R_X = N_C V_R C_S / C_F$ . Zamjenom relacije (75) u prethodnu jednakost dobija se vrijednost za  $N_C$  koja bi obezbijedila integraciju nezavisnu od vrijednosti  $R_X$ :

$$N_C = \frac{N_1^R N_1^C}{2 N_1^R} = \frac{N_1^C}{2} \quad (77)$$

Stoga, promjena naelektrisanja na izlazu integratora iznosi:

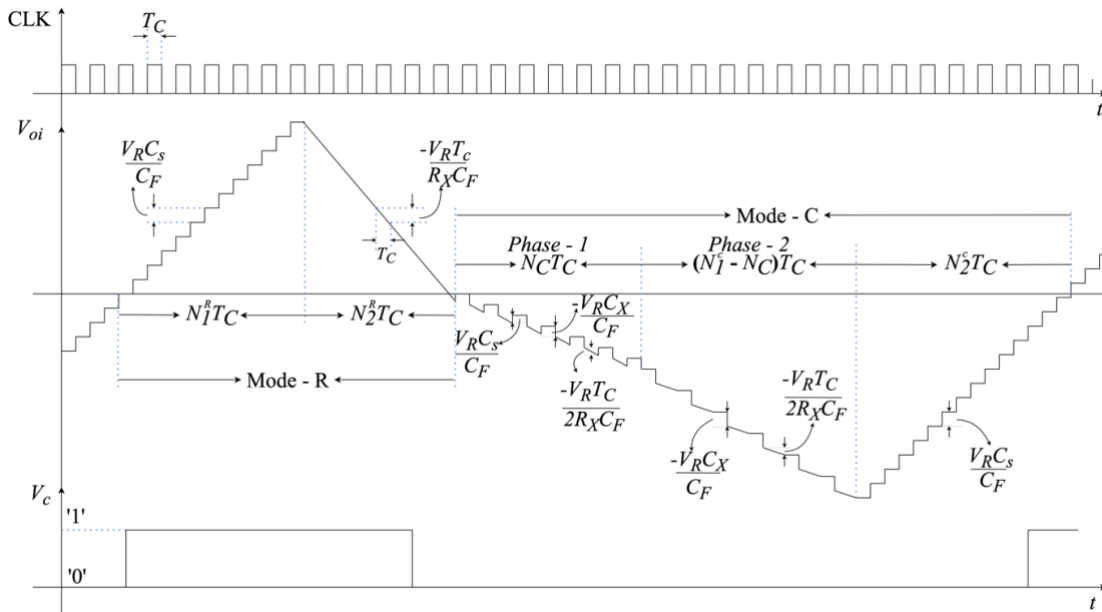
$$\Delta V_{oi}^C = -N_1^C \frac{V_R C_X}{C_F} \quad (78)$$

Po završetku integracionog perioda druge faze počinje deintegracioni period postavljanjem prekidača  $S_1$  i  $S_2$  u položaj „0“. Takođe, kada je takt impulsa na logičkoj jedinici, prekidači  $S_3$  i  $S_4$  se postavljaju u položaj „1“, puneći kondezator  $C_S$  preko napona  $V_R$ . Kada takt impuls padne na logičku nulu, prekidači  $S_3$  i  $S_4$  se postavljaju u položaj „0“ puneći kondezator  $C_F$ . Ovo rezultuje povećanjem napona na izlazu integratora za  $V_R C_S / C_F$  u toku svakog takt impulsa. Ovaj proces se ponavlja dok napon na izlazu integratora ne dostigne vrijednost nule, što će registrovati komparator promjenom logičkog stanja na izlazu. Proces deintegracije se ponavlja  $N_2^C$  puta, što rezultuje u ukupnoj promjeni napona na izlazu integratora od  $N_2^C (V_R C_S / C_F)$ . Kako je ova promjena jednaka onoj i prethodne faze, dobija se relacija:

$$N_1^C \frac{V_R C_X}{C_F} = N_2^C \frac{V_R C_S}{C_F} \Rightarrow C_X = \frac{N_2^C}{N_1^C} C_S \quad (79)$$

Kako je  $N_1^C$  unaprijed definisana vrijednost, kao i kondezator  $C_S$ , lako se izračunava nepoznata kapacitivnost mjerenjem trajanja  $N_2^C$ .

Kako bi se obezbijedila nulta vrijednost na izlazu integratora prije početka svake konverzije odvija se faza automatskog nulovanja. Ukoliko je na izlazu komparatora logička jedinica, kolo za kontrolu logike će započeti deintegracioni period moda  $R$  kako bi doveo napon na izlazu integratora na nulu. Ovaj proces se završava kada kolo za kontrolu logike detektuje promjenu logičkog stanja na izlazu komparatora. Slično, ukoliko je na početku na izlazu komparatora logička nula, kolo za kontrolu logike će započeti integracioni period moda  $R$  kako bi doveo napon na izlazu integratora na nulu. Nova konverzija započinje čim napon na izlazu integratora dostigne vrijednost nule. Karakteristični naponi u toku jedne integracije prikazani su na slici 27. Grešku u mjerenje unose neidealnosti gradivnih elemenata. Tako se javljaju odstupanja od datih relacija zbog konačne otpornosti prekidača kada su zatvoreni, zatim usljed postojanja naponskog offset-a operacionih pojačavača, kao i ulaznih struja polarizacije. Takođe javlja se greška usljed neidealnosti prekidački kontrolisanog naponskog izvora.

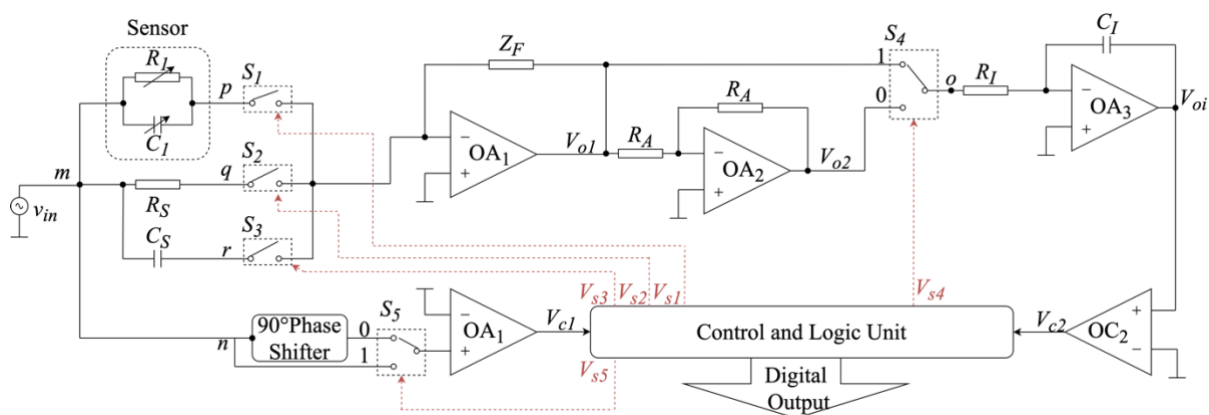


Slika 27. Vremenski dijagrami karakterističnih napona

## 2.2.7 Interfejs za direktno digitalno očitavanje senzora impedanse

Mjerenje  $RC$  vremenske konstante paralelno vezanih otpornika i kondenzatora predstavljeno u ovom poglavlju zasnovano je na standardnom analognom integratoru [14]. Na njegov ulaz se naizmjenično tokom uzastopnih poluperioda jedne periode pobudnog prostoperiodičnog napona dovode naponi istog talasnog oblika ali suprotnog polariteta. Ovi naponi koji se integrale dobijaju se na izlazu invertujućeg pojačavača u čijoj povratnoj grani se nalazi kondenzator fiksne vrijednosti. U jednoj ulaznoj grani ovog invertujućeg pojačavača nalazi se paralelna veza otpornika  $R_I$  i kondenzatora  $C_I$  čija se vremenska konstanta mjeri, u drugoj ulaznoj grani nalazi se referentni otpornik poznate otpornosti  $R_S$ , a u trećoj ulaznoj grani nalazi se referentni kondenzator poznate kapacitivnosti  $C_S$ . Rad kola podijeljen je u dva moda. U jednom modu određuje se otpornost  $R_I$ , dok se u drugom modu određuje kapacitivnost  $C_I$  paralelne veze otpornika i kondenzatora. Oba moda podrazumjevaju dvostruku integraciju. Prve integracije traju unaprijed definisan broj perioda takt impulsa koji obavljaju kontrolu otvaranja i zatvaranja prekidača. Druge integracije traju dok se naelektrisanje u integracionom kondenzatoru akumulirano tokom trajanja prvih integracija ne anulira. Trajanje ovih drugih integracija se mjeri, i ono je direktno proporcionalno mjerenoj otpornosti, odnosno kapacitivnosti. Dakle, vremenska konstanta  $RC$  proporcionalna je proizvodu trajanja drugih integracija u modovima za odođivanje otpornosti, odnosno kapacitivnosti. Kolo zahtijeva pomjerač faze za  $90^\circ$ . Blok šema kola prikazana je na slici 28.





Slika 28. Blok šema interfejsa za digitalno očitavanje senzora impedanse

Kolo za kontrolu logike detektuje stanje na izlazima komparatora i kontroliše položaj prekidača preko signala  $V_{s1}$ ,  $V_{s2}$ ,  $V_{s3}$ ,  $V_{s4}$  i  $V_{s5}$ . Senzor pobuđuje sinusoidni izvor  $v_{in} = V_m \sin 2\pi ft$ , gdje je  $f = 1/T_C$ , a  $T_C$  je perioda ulaznog signala. Isti signal dolazi do kontrolne logike preko prekidača  $S_5$  i komparatora  $OC_1$ . Digitalizacija započinje modom C.

Mod C ima dva perioda  $T_1^C$  i  $T_2^C$ . Tokom prvog perioda, kolo za kontrolu logike zatvara prekidač  $S_1$ , a otvara prekidače  $S_2$  i  $S_3$ . Tada struja  $I_s$  protiče senzorom i iznosi:

$$I_s = \frac{V_m \sin \omega t}{R_1} + C_1 \omega V_m \cos \omega t \quad (80)$$

Ukoliko se impedansa  $Z_F$  realizuje kondenzatorom  $C_F$ , onda napon na izlazu operacionog pojačavača  $OA_1$  iznosi:

$$V_{oi}^{T_1^C} = -\frac{1}{C_F} \int I_s dt = -\frac{1}{C_F} \int \left( \frac{V_m \sin \omega t}{R_1} + C_1 \omega V_m \cos \omega t \right) dt = -\frac{V_m}{C_F} \left( C_1 \sin \omega t - \frac{1}{\omega R_1} \cos \omega t \right) \quad (81)$$

Ovaj signal se dovodi na priključak "1" prekidača  $S_4$ , dok se njegov invertovani signal dovodi do priključka "0". Prekidač  $S_5$  se postavlja u položaj "1" u toku trajanja moda C. Izlaz komparatora  $OC_1$  će biti na logičkoj jedinici kada je ulazni napon veći od nule, dok će u suprotnom biti na logičkoj nuli. U toku periode  $T_1$  kolo za kontrolu logike postavlja prekidač  $S_4$  u položaj "0" dokle god je napona  $V_{c1}$  na nivou logičke jedinice, dok će u suprotnome biti u položaju "1". Dakle, u toku prvog pozitivnog polu-ciklusa ulaznog napona izlaz komparatora će biti na logičkoj jedinici, pa će i prekidač  $S_4$  biti u položaju "0". Stoga će na ulaz integratora  $OA_3$  biti napon  $V_{o2}(T_1^C) = -V_{oi}(T_1^C)$ , pa će napon na izlazu integratora na kraju prvog pozitivnog polu-ciklusa iznositi:

$$V_{k1} = -\frac{1}{R_1 C_1} \int_0^{0.5T} \frac{V_m}{C_F} \left( C_1 \sin \omega t - \frac{1}{\omega R_1} \cos \omega t \right) dt = -C_1 (2V_m / \omega R_1 C_1 C_F) \quad (82)$$

Na drugoj strani, za prvi negativni polu-ciklus, tj. od  $t = T_{C2}$  do  $t = T_C$ , napon  $V_{c1}$  će biti na nivou logičke nule, pa će prekidač  $S_4$  biti u položaju „1“. Za ovaj slučaj napona na ulazu integratora će biti  $V_{oi}$ , pa će napon na izlazu integratora na kraju prvog negativnog polu-ciklusa iznositi:

$$V_{k1}' = \frac{1}{R_I C_I} \int_{0.5T_c}^T \frac{V_m}{C_F} \left( C_1 \sin \omega t - \frac{1}{\omega R_I} \cos \omega t \right) dt = -C_1 (2V_m / \omega R_I C_I C_F) \quad (83)$$

Odnosno, vidi se da je napon jednak naponu sa kraja prvog pozitivnog polu-ciklusa. Stoga će napon na izlazu integratora  $V_{oi}$  nakon jednog kompletnog ciklusa iznositi  $2V_{k1}$ . Ovaj proces se ponavlja  $N_1^C$  puta, tako da je  $T_1^C = N_1^C T_C$ . Na kraju ovog perioda, napon na izlazu integratora  $V_{oi}$  će biti  $2V_{k1} N_1$  i naelektrisanje skladišteno na kondezatoru  $C_I$  će iznositi:

$$Q_{T_1}^C = 2V_{k1} N_1^C C_I \quad (84)$$

Po završetku ovog perioda  $T_1^C$  započinje deintegracioni period  $T_2^C$ . U toku ovog perioda, kolo za kontrolu logike zatvara prekidač  $S_3$ , a otvara prekidače  $S_1$  i  $S_2$ . Tada struja  $I_c$  protiče kondezatorima  $C_S$  i  $C_F$ .

$$I_c = C_S \omega V_m \cos \omega t \quad (85)$$

Onda napon na izlazu operacionog pojačavača  $OA_1$  iznosi:

$$V_{o1}^{T_2(C)} = -\frac{1}{C_F} \int I_c dt = -\frac{1}{C_F} \int C_S \omega V_m \cos \omega t = -\frac{C_S}{C_F} V_m \sin \omega t \quad (86)$$

Tokom ovog deintegracionog perioda  $T_2^C$ , dok god je napon  $V_{c1}$  na visokom logičkom nivou, kolo za kontrolu logike postavlja prekidač  $S_4$  u položaj „1“, dok je u suprotnom u položaju „0“. Tokom prvog pozitivnog polu-ciklusa, tj. od  $t = T_1^C$  do  $t = T_1^C + 0.5T_C$  napon na izlazu komparatora će biti na nivou logičke jedinice, pa će na ulaz integratora  $OA_3$  doći napon  $V_{o1}$ . Stoga će promjena napona na izlazu integratora u toku ovog perioda iznositi:

$$V_{k2} = -\frac{1}{R_I C_I} \int_{T_1^C}^{T_1^C + 0.5T_c} V_{o1} dt = C_S (2V_m / \omega R_I C_I C_F) \quad (87)$$

Slično, tokom prvog negativnog polu-ciklusa, tj. od  $t = T_1^C + 0.5 T_C$  do  $t = T_1^C + T_C$  napon na izlazu komparatora će biti na nivou logičke nule, pa će na ulaz integratora  $OA_3$  doći napon  $V_{o2} (T_2^C) = -V_{o1} (T_2^C)$ . Stoga će promjena napona na izlazu integratora u toku ovog perioda iznositi:

$$V_{k2}' = -\frac{1}{R_I C_I} \int_{T_1^C + 0.5T_c}^{T_1^C + T_c} V_{o2}^{T_2^C} dt = C_S (2V_m / \omega R_I C_I C_F) = V_{k2} \quad (88)$$

Ovo rezultuje ukupne promjenom napona na izlazu integratora  $OA_3$  od  $2V_{k2}$  za svaki takt impuls. Ovaj proces se odvija dok napon ne dostigne nulu i traje  $T_2^C = N_2^C T_C$ . Ovu promjenu će detektovati kolo za kontrolu logike. Ukupna promjena napona na izlazu integratora tokom deintegracionog perioda  $T_2^C$  iznosi  $2V_{k2} N_2^C$ , dok će odgovarajuće naelektrisanje skladišteno na kondezatoru  $C_I$  iznositi:

$$Q_{T_2}^C = 2V_{k2} N_2^C C_I \quad (89)$$

Totalno naelektrisanje akumulirano tokom prvog integracionog perioda jednako je naelektrisanju ispražnjenom tokom deintegracionog perioda, pa se dobija:

$$|Q_{T_1}^c| = |Q_{T_2}^c| \Rightarrow C_1 N_1 \frac{4V_m}{\omega R_I C_F} = C_S N_2 \frac{4V_m}{\omega R_I C_F} \Rightarrow \frac{N_2^c}{N_1^c} = \frac{C_1}{C_S} \quad (90)$$

U relaciji (90)  $N_2^c$  je broj takt impulsa potreban da bi se završio deintegracioni period, dok je  $N_1^c$  unaprijed definisan broj. Imajući u vidu da je  $C_S$  referentni kondenzator, dobija se izraz za vrijednost kapacitivnosti senzora:

$$C_1 = \frac{N_2^c}{N_1^c} C_S \quad (91)$$

Stoga, ovaj interfejs funkcioniše kao konvertor kapacitivnosti u digitalni ekvivalent u toku  $C$  moda. Po završetku  $C$  moda započinje  $R$  mod koji služi kako bi se digitalizovala vrijednost otpornosti senzora.

Slično kao u  $C$  modu, i ovaj mod ima dva perioda  $T_1^R$  i  $T_2^R$ . Tokom prvog perioda  $T_1^R$ , kolo za kontrolu logike zatvara prekidač  $S_2$ , a otvara prekidače  $S_1$  i  $S_3$ . Tada struja  $I_r$  protiče otpornikom  $R_S$  i iznosi:

$$I_r = \frac{V_m \sin \omega t}{R_S} \quad (92)$$

Onda napon na izlazu operacionog pojačavača  $OA_1$  iznosi:

$$V_{o1}^{T_1^R} = -\frac{1}{C_F} \int I_r dt = -\frac{1}{C_F} \int \frac{V_m \sin \omega t}{R_S} dt = \frac{V_m \cos \omega t}{C_F \omega R_S} \quad (93)$$

Tokom perioda  $T_1^R$  kolo za kontrolu logike postavlja prekidač  $S_5$  u položaj „0“, stoga fazno pomjeren signal za  $90^\circ$  se dovodi na ulaz komparatora  $OC_1$ . Kada god je napon na izlazu komparatora  $V_{c1}$  na visokom logičkom nivou, prekidač  $S_4$  će biti u položaju „1“, dok će u suprotnom biti u položaju „0“. Kada je prekidač  $S_4$  u položaju „1“ ulaz integratora će biti  $V_{o1}(T_1^R)$  dok će u suprotnom biti  $V_{o2}(T_2^R) = -V_{o1}(T_1^R)$ . Stoga promjena na izlazu integratora  $OA_3$  u toku pozitivne polu-periode iznosi:

$$V_{k3} = -\frac{1}{R_I C_I} \left( \int_0^{0.25T_c} V_{o1}^{T_1^R} dt + \int_{0.25T_c}^{0.5T_c} V_{o2}^{T_1^R} dt \right) = -\frac{2V_m}{\omega^2 R_S R_I C_I C_F} \quad (94)$$

Slično, u toku trajanja negativnog takt-impulsa, tj. od od  $t = T_{C2}$  do  $t = T_C$ , napon na izlazu komparatora će biti na nivou logičke nule do trenutka  $0.75T_C$ , odnosno na nivou logičke jedinice od  $t = 0.75T_C$  do  $t = T_C$ , pa će promjena napona na izlazu integratora iznositi:

$$V_{k3}' = -\frac{1}{R_I C_I} \left( \int_{0.5T_c}^{0.75T_c} V_{o2}^{T_1^R} dt + \int_{0.75T_c}^{T_c} V_{o1}^{T_1^R} dt \right) = -\frac{2V_m}{\omega^2 R_S R_I C_I C_F} = V_{k3} \quad (95)$$

Isti proces se ponavlja  $N_1^R$  puta, tako da je na kraju ovog integracionog perioda napon na izlazu integratora jednak  $V_{oi} = 2N_1^R V_{k3}$ , dok će odgovarajuće naelektrisanje skladišteno na kondenzatoru  $C_I$  iznositi:

$$Q_{T_1^R} = 2V_{k3} N_1^R C_I \quad (96)$$

Po završetku ovog perioda  $T_1^R$  započinje deintegracioni period  $T_2^R$ . U toku ovog perioda, kolo za kontrolu logike zatvara prekidač  $S_1$ , a zatvara prekidače  $S_2$  i  $S_3$ , dok je prekidač  $S_5$  u položaju „0“. Kako je prekidač  $S_1$  zatvoren, tada senzorom protiče ista struja  $I_S$  kao u toku prvog integracionog perioda  $T_1^C$ . Onda je napon na izlazu operacionog pojačavača definisana relacijom (81). Tokom perioda  $T_2^R$  kada god je napon na izlazu komparatora  $V_{c1}$  na visokom logičkom nivou, prekidač  $S_4$  će biti u položaju „0“, dok će biti u položaju „1“ u suprotnome. Promjena napona na izlazu integratora tada iznosi:

$$V_{k4} = -\frac{1}{R_I C_I} \left( \int_{T_1^R}^{T_1^R+0.25T_c} V_{o2}^{T_2^R} dt + \int_{T_1^R+0.25T_c}^{T_1^R+0.5T_c} V_{o1}^{T_2^R} dt \right) = \frac{2V_m}{\omega^2 R_1 R_I C_I C_F} \quad (97)$$

Slično, za ostatak takt impulsa promjena napona na izlazu integratora iznosi:

$$V_{k4}' = -\frac{1}{R_I C_I} \left( \int_{T_1^R+0.5T_c}^{T_1^R+0.75T_c} V_{o1}^{T_2^R} dt + \int_{T_1^R+0.75T_c}^{T_1^R+T_c} V_{o2}^{T_2^R} dt \right) = \frac{2V_m}{\omega^2 R_1 R_I C_I C_F} = V_{k4} \quad (98)$$

Kao u prethodnim slučajevima, promjena na izlazu integratora u toku jednog takt impulsa iznosi  $2V_{k4}$ . Ovaj proces se ponavlja dok napon na izlazu integratora ne dostigne vrijednost nule i dok se napon  $V_{c2}$  ne promijeni sa logičke nule na logičku jedinicu. U ovom trenutku brojač u kolu za kontrolu logike se zaustavlja čime se dobija broj ciklusa potreban da se obavi deintegracioni period  $T_2^R = N_2^R T_c$ . Količina naelektrisanja ispražnjena u toku perioda  $T_2^R$  iznosi  $2 N_2^R V_{k4} C_I$ . Totalno naelektrisanje akumulirano tokom prvog integracionog perioda  $T_1^R$  jednako je naelektrisanju ispražnjenom tokom deintegracionog perioda  $T_4$ , pa se dobija:

$$\left| Q_{T_1}^R \right| = \left| Q_{T_2}^R \right| \Rightarrow \frac{N_1^R}{R_S} \frac{4V_m}{\omega^2 R_I C_F} = \frac{N_2^R}{R_1} \frac{4V_m}{\omega^2 R_I C_F} \Rightarrow \frac{N_2^R}{N_1^R} = \frac{R_1}{R_S} \quad (99)$$

U relaciji (99)  $N_2^R$  je broj takt impulsa potreban da bi se završio deintegracioni period, dok je  $N_1^R$  unaprijed definisan broj. Imajući u vidu da je  $R_S$  referentni otpornik dobija se izraz za vrijednost otpornosti senzora:

$$R_1 = \frac{N_2^R}{N_1^R} R_S \quad (100)$$

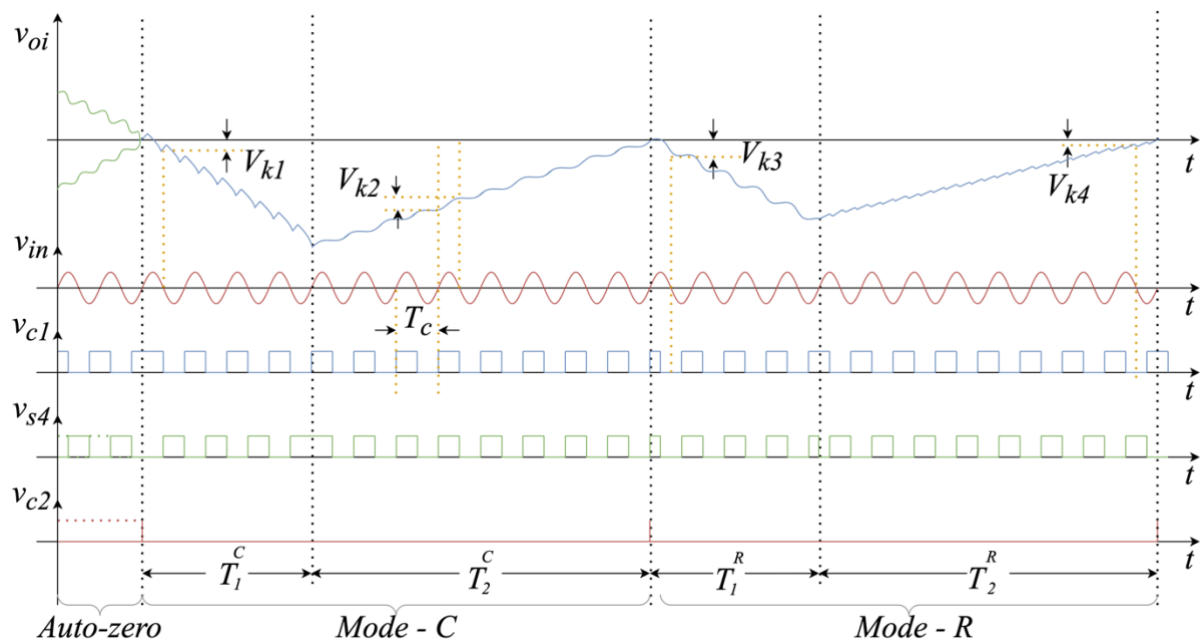
U toku kompletne konverzije, smjenjuju se modovi  $C$  i  $R$  kao što je prikazano na slici 29. Kao što se vidi iz relacija (91) i (100), konačni izlaz ne zavisi od  $V_m$  i učestanosti, kao i  $R_I$ ,  $C_I$  i  $C_F$ . Kao što se vidi sa slike 29, potrebna je faza automatskog nulovanja prije početka konverzije kako bi se obezbijedilo nulto naelektrisanje na kondenzatoru  $C_I$  na početku.

Ukoliko je napon  $V_{oi}$  pozitivan, a napon  $V_{c2} = "1"$ , kolo za kontrolu logike će zatvoriti prekidač  $S_2$ , a otvoriti prekidače  $S_1$  i  $S_3$  i postaviti prekidač  $S_5$  u položaj „0“. Dodatno, prekidač  $S_4$  će biti u položaju „1“ kada je napon na izlazu komparatora  $V_{c1} = "1"$ , odnosno u položaju „0“ u suprotnom. Stoga, napon na izlazu integratora će se smanjiti za  $2V_{k3}$  za svaki takt impuls kao što je

opisano u toku perioda  $T_1^R$ . Kada ovaj napon dostigne nulu, to će detektovati komparator  $OC_2$  tranzicijom logičkog stanja sa visokog nivoa na niski.

Na drugoj strani, ukoliko je na početku napon  $V_{oi}$  negativan, a napon  $V_{c2} = "0"$ , kolo za kontrolu logike postavlja prekidač  $S_4$  u položaj "0" kada je napon na izlazu komparatora  $V_{c1} = "1"$ , odnosno u položaj "1" u suprotnom. Stoga, napon na izlazu integratora će se povećati za  $2V_{k3}$  za svaki takt impuls kao što je opisano u toku perioda  $T_1^R$ . Kada ovaj napon dostigne nulu, to će detektovati komparator  $OC_2$  tranzicijom logičkog stanja sa niskog nivoa na visoki. Po završetku tranzicije počinje novi ciklus konverzije međusobnim smjenjivanjem  $C$  i  $R$  moda. Na slici 29 su prikazani vremenski dijagrami karakterističnih napona.

Relacije (91) i (100) su izvedene pod pretpostavkom idealnih karakteristika operacionih pojačavača, prekidača i ostalih gradivnih elemenata. Ulazni naponski offset operacionog pojačavača  $OA_1$  unosi dodatni DC napon u signal  $V_{oi}$  koji međutim stvara zanemarivu grešku. Na drugoj strani, ulazni naponski offset operacionog pojačavača  $OA_2$  unosi dodatni DC napon na signal  $V_{o2}$  pa utiče na stvaranje doptnog akumulisanog naelektrisanja. Sličan uticaj imaju ulazne struje polarizacije i konačne otpornosti prekidača kada su zatvoreni.



Slika 29. Vremenski dijagrami karakterističnih napona

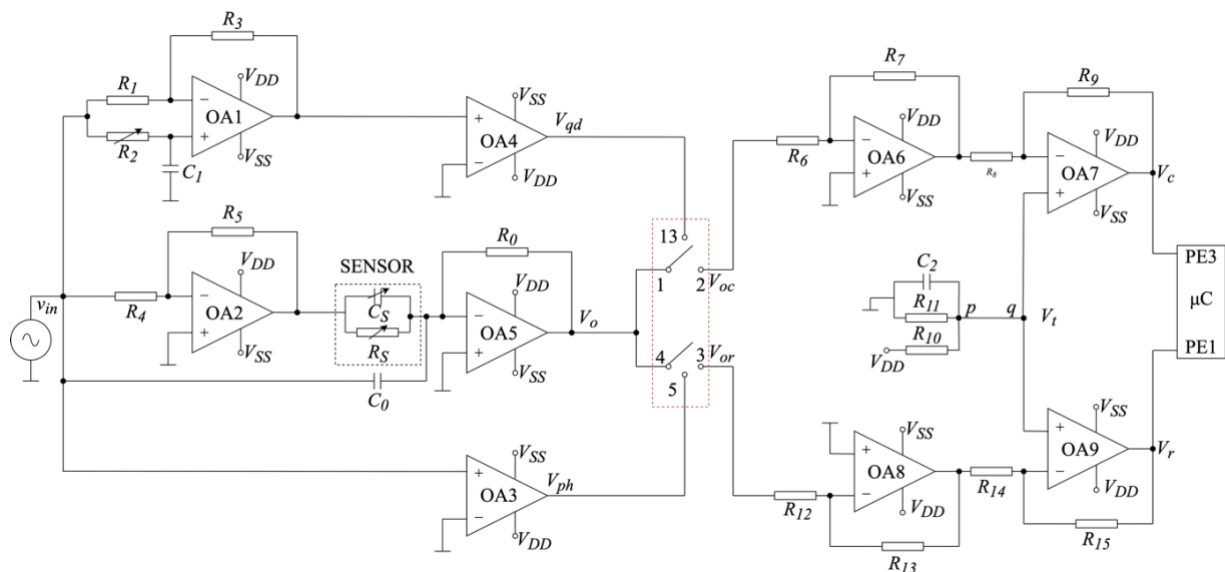
## 2.2.8 Efikasni interfejs za lossy kapacitivne senzore

Mjerenje  $RC$  vremenske konstante paralelno vezanih otpornika i kondenzatora zasnovano je na kolu koje sumira pojačani ulazni napon sa izvodom ulaznog napona [15]. Ovo kolo za sumiranje realizovano je pomoću operacionog pojačavača sa otpornikom poznate otpornosti u grani povratne sprege. U jednoj ulaznoj grani kola za sumiranje nalazi se paralelna veza otpornika  $R_s$  i kondenzatora

$C_S$  čija se vremenska konstanta mjeri, a u drugoj ulaznoj grani nalazi se kondenzator poznate kapacitivnosti  $C_O$ . Na ulaze ove dvije grane dovode se ulazni prostoperiodični naponi iste amplitude i frekvencije, ali fazno pomjereni za  $180^\circ$ . Napon sa izlaza kola za sumiranje vodi se na 2 modulatora koji se baziraju na bilateralnim CMOS prekidačima koji propuštaju napon tokom trajanja polovine periode ulaznog prostoperiodičnog napona. Pri tome, otvaranje i zatvaranje ovih bilateralnih CMOS prekidača je međusobno vremenski pomjereno za četvrtinu periode. Uz dodatno pojačavanje, ovako dobijeni naponi se vode na 2 nezavisna porta mikrokontrolera koji vrši usrednjavanje ovih napona. Pomoću dobijenih srednjih vrijednosti, uz dodatna računanja dobijaju se vrijednosti otpornosti i kapacitivnosti, te se njihovim množenje dobija tražena  $RC$  vremenska konstanta. Na slici 30 je prikazana blok šema ovog interfejsa. Kolo se pobuđuje sinusoidnim signalom  $v_{in} = V_{im}\sin\omega t$ , pa se postavljanjem uslova  $R_4 = R_5$  dobija izraz za napon na izlazu operacionog pojačavača  $OA_5$ .

$$V_o = V_{im} \frac{R_O}{R_S} \sin \omega t + V_{im} R_O (C_S - C_O) \omega \cos \omega t \quad (101)$$

Ovaj izlazni napon se vodi na ulazne priključke (1 i 4) bilateralnog CMOS prekidača (CD 4066). Za komponentu koja je u fazi sa ulaznim signalom, kontrolni signal se dobija provlačenjem signala kroz analogni komparator  $OA_3$  i povezuje se na priključak 5 bilateralnog CMOS prekidača.



Slika 30. Blok šema interfejsa za lossy kapacitivne senzore

Slično, za kvadratnu komponentu se odgovarajući kontrolni signal dobija provlačenjem ulaznog signala kroz kvadratni pojačavač  $OA_1$  sa pojačanjem 1 i analogni komparator  $OA_4$  kako bi se konačni signal povezao na priključak 13 bilateralnog CMOS prekidača. Izlazni signali  $V_{or}$  i  $V_{oc}$  odgovaraju kvadratnoj i komponenti koja je u fazi sa ulaznim signalom i nalaze se na priključcima 2 i 3 bilateralnog CMOS prekidača. Naponski izrazi sa signale  $V_{or}$  i  $V_{oc}$  u toku jedne periode definisani su sljedećim relacijama:

$$V_{or} = \begin{cases} V_o, & 0 \leq t \leq T/2 \\ 0, & T/2 < t \leq T \end{cases} \quad (102)$$

$$V_{oc} = \begin{cases} V_o, & T/4 \leq t \leq 3T/4 \\ 0, & 3T/4 < t \leq 5T/4 \end{cases} \quad (103)$$

Oba ova signala se dodatno kondicioniraju prije povezivanja na ADC mikrokontroler. Signal  $V_T$  iznosi  $V_T = V_{DD}R_{11}/(R_{10} + R_{11})$ . Ukoliko je  $R_{12} = R_{13}$  i  $R_6 = R_7$ , onda signali koji se dovode na ulaze mikrokontrolera iznose:

$$V_r = \begin{cases} k_{R1}V_o + V_T(1+k_{R1}), & 0 \leq t \leq T/2 \\ V_T(1+k_{R1}), & T/2 < t \leq T \end{cases} \quad (104)$$

$$V_c = \begin{cases} k_{R2}V_o + V_T(1+k_{R2}), & T/4 \leq t \leq 3T/4 \\ V_T(1+k_{R2}), & 3T/4 < t \leq 5T/4 \end{cases} \quad (105)$$

Pri čemu je  $k_{R1} = R_{15}/R_{14}$  i  $k_{R2} = R_9/R_8$ . Dodatno je moguće uobličiti signal dodavanjem filtera propusnika niskih učestanosti prije priključivanja na mikrokontroler.

Srednja vrijednost komponente koja je u fazi računa se pomoću mikrokontrolera i definisana je relacijom:

$$(V_r)_{avg} = V_{im} \frac{R_o}{\pi R_s} k_{R1} + V_T(1+k_{R1}) \quad (106)$$

Konstantni član iz relacije (106) se eliminiše i čitava relacija se dijeli sa koeficijentom  $k_{R1}$  kako bi se dobila konačna vrijednost za srednju vrijednost napona  $V_{or}$  i otpornost senzora:

$$(V_{or})_{avg} = V_{im} \frac{R_o}{\pi R_s} \Rightarrow R_s = V_{im} \frac{R_o}{\pi (V_{or})_{avg}} \quad (107)$$

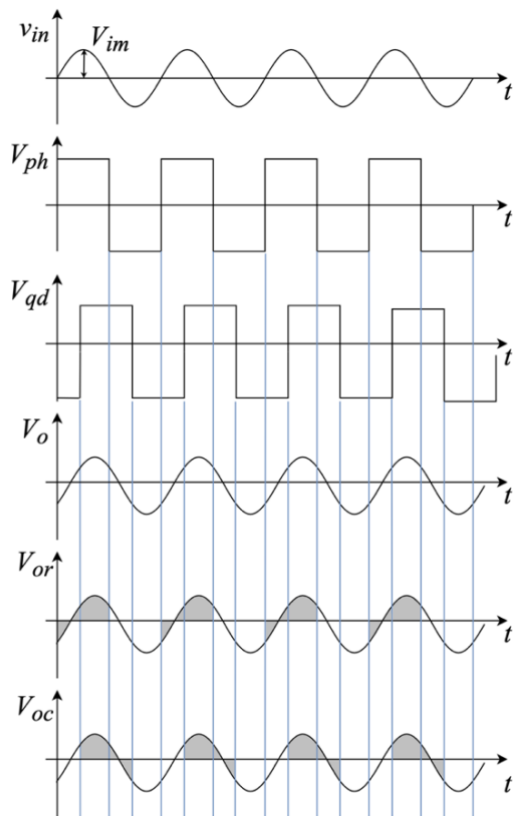
Slično, srednja vrijednost kvadratne komponente iznosi:

$$(V_c)_{avg} = \frac{\omega V_{im} R_o k_{R2} (C_o - C_s)}{\pi} + V_T(1+k_{R2}) \quad (108)$$

Konstantni član iz relacije (108) se eliminiše i čitava relacija se dijeli sa koeficijentom  $k_{R2}$  kako bi se dobila konačna vrijednost za srednju vrijednost napona  $V_{oc}$  i za kapacitivnost senzora:

$$(V_{oc})_{avg} = \frac{\omega V_{im} R_o (C_o - C_s)}{\pi} = 2fV_{im} R_o (C_o - C_s) \Rightarrow C_s = C_o - \frac{(V_{oc})_{avg}}{2fV_{im} R_o} \quad (109)$$

Na slici 31 su prikazani talasni oblici karakterističnih napona.



Slika 31. Talasni oblici karakterističnih napona



### **3. Konvertor $RC$ vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona**

---

Poznavanje vrijednosti  $RC$  vremenske konstante od suštinske je važnosti u brojnim primjenama u elektronici (harmonijski i relaksacioni oscilatori, aktivni  $RC$  filteri, analogno-digitalni konvertori, otpornički i kapacitivni senzori, ...). Zbog komunikacije sa računarskim sistemima, nameće se potreba digitalizacije  $RC$  vremenskih konstanti. Uslijed tolerancija otpornosti  $R$  i kapacitivnosti  $C$ , vrijednost  $RC$  vremenske konstante obično nije poznata sa dovoljnim stepenom tačnosti, kako u elektronskim sistemima u diskretnoj tehnici, tako i u integrisanim tehnologijama. Analogni integratori predstavljaju osnovni gradivni element u mnogim oblastima elektronike. U diskretnoj tehnici realizuju se pomoću operacionih pojačavača, otpornika i kondenzatora. Obavljaju matematičku operaciju analognog integraljenja ulaznog napona ili ulazne struje u vremenskom domenu. U slučaju naponskog procesiranja rezultat integraljenja zavisi od vrijednosti  $RC$  vremenske konstante, gdje  $R$  i  $C$  predstavljaju otpornost i kapacitivnost otpornika i kondenzatora koji predstavljaju sastavni dio integratora. Zbog tolerancija ovih pasivnih elemenata vrijednost  $RC$  vremenske konstante obično nije poznata sa dovoljnim stepenom tačnosti. Problem postaje posebno izražen u primjenama koje su podložne uticajima varijabilne temperature, vlažnosti vazduha, vazdušnog pritiska, ili starenju komponenti. Ovi varijabilni parametri iz radnog okruženja integratorskih kola rezultiraju varijacijama vrijednosti  $RC$  vremenskih konstanti. Performanse elektronskih sistema čiji sastavni dio predstavljaju integratori sa varijacijama  $RC$  vremenskih konstanti imaju ograničenu oblast primjene i skromnu učinkovitost. Sa druge strane, postoje primjene analognih integratora (npr. u preciznoj mjernoj instrumentaciji) gdje je potrebno imati vrlo stabilnu  $RC$  vremensku konstantu poznate vrijednosti.  $RC$  vremenska konstanta kvantitativno određuje rednu ili paralenu vezu otpornika i kondenzatora.

#### **3.1 Analiza kola**

U predloženom magistarskom radu realizovan je novi način mjerenja  $RC$  vremenske konstante visoke tačnosti primjenom polovljenja referentnog napona. Ovaj novi metod odlikuje se jednostavnim dizajnom koji ne zahtijeva upotrebu skupih komponenti, sa single supply napajanjem male vrijednosti. Polovljenje referentnog napona obavlja se primjenom otpornog razdjelnika napona sa dva otpornika iste otpornosti. Zahtjev za visokim uparivanjem ove dvije otpornosti nije kritičan, jer se problem eventualne nedovoljne uparenosti rješava primjenom jednostavne kalibracije u jednoj tački. U predloženom magistarskom radu predmet istraživanja predstavlja konverzija  $RC$  vremenske konstante redne veze otpornika i kondenzatora u digitalni ekvivalent. Način na koji se ova digitalizacija obavlja je takav da se redna veza otpornika i kondenzatora nakon mjerenja  $RC$  vremenske konstante koristi kao

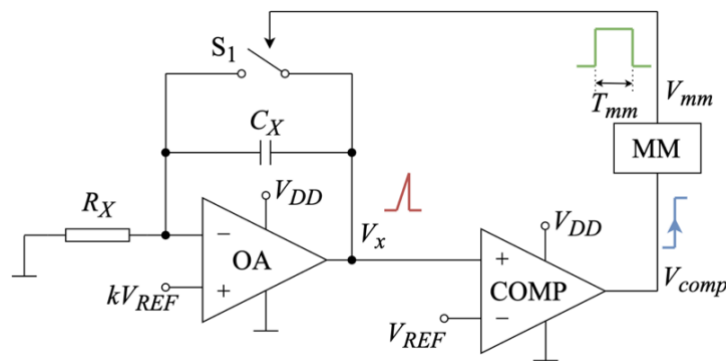
sastavni dio elektronskog kola specifične namjene, bez potrebe za manuelnim posredovanjem. Preciznije, redna veza otpornika i kondenzatora se nakon mjerenja  $RC$  vremenske konstante posredstvom bilateralnih CMOS prekidača priključuje elektronskom kolu specifične namjene čiji sastavni dio predstavlja ova redna veza otpornika i kondenzatora. Digitalizacija  $RC$  vremenske konstante posebno nalazi primjenu u sistemima sa otporničkim sensorima gdje se koristi kondenzator poznate kapacitivnosti  $C$ , pa se mjerenjem  $RC$  vremenske konstante indirektno mjeri otpornost  $R$ . Slično, digitalizacija  $RC$  vremenske konstante ima značajnu primjenu u sistemima sa kapacitivnim sensorima gdje se koristi otpornik poznate otpornosti  $R$ , pa se mjerenjem  $RC$  vremenske konstante indirektno mjeri kapacitivnost  $C$ . Cilj istraživanja magistarskog rada je realizacija novog načina konverzije  $RC$  vremenske konstante u digitalni ekvivalent koji se odlikuje boljim performansama u odnosu na postojeća rješenja. Preciznije, novi metod podrazumijeva veću tačnost, manju količinu aktivnih i pasivnih komponenti potrebnih za realizaciju kola, manju disipaciju snage i kraće vrijeme trajanja mjernog procesa (digitalizacije  $RC$  vremenske konstante) u odnosu na postojeća rješenja.

Vrijednost  $RC$  vremenske konstantne mijenja se pod uticajem varijabilne temperature, vlažnosti vazduha, vazdušnog pritiska ili sa starenjem komponenti. U oblastima elektronike u kojima je poznavanje  $RC$  vremenske konstante bitan uslov funkcionisanja posmatranog sistema (harmonijski i relaksacioni oscilatori, aktivni  $RC$  filteri, analogno-digitalni konvertori, otpornički i kapacitivni senzori, ...), pomenuti uticaji varijabilnog radnog okruženja ugrožavaju performanse elektronskih sistema. Stoga je važno obezbijediti jednostavan i pouzdan monitoring  $RC$  vremenskih konstanti.

Predloženi metod bazira se na polovljenju referentnog napona. Ovaj referentni napon može imati širok opseg vrijednosti od reda 100 mV do reda 1 V, bez značajnog uticaja na tačnost mjerenja. Napon napajanja mjernog kola je u direktnoj korelaciji sa vrijednošću pomenutog referentnog napona, pa se koristi single supply napon napajanja minimalne moguće vrijednosti koja ne može biti manja od vrijednosti referentnog napona. Sa druge strane, minimalna vrijednost napajanja određena je i minimalnom vrijednošću napona napajanja operacionog pojačavača koji se koristi u sklopu integratora sa mjerenom  $RC$  vremenskom konstantom. Stabilnost referentnog napona nema uticaj na tačnost mjerenja  $RC$  vremenske konstante. Zahtjev za visokom stabilnošću referentnog napona prisutna je samo tokom jednog ciklusa mjerenja vremenske konstante koje traje tačno onoliko koliko iznosi vrijednost mjerene vremenske konstante  $RC$  (maksimalno reda ms). Sa druge strane, ovaj vremenski interval je suviše kratak da bi promjene parametara radnog okruženja (varijabilna temperatura, vlažnost vazduha, vazdušni pritisak) mogle značajnije da utiču na promjene referentnog napona tokom trajanja jednog ciklusa mjerenja  $RC$  vremenske konstante. Već u narednom ciklusu mjerenja  $RC$  vremenske konstante referentni napon može imati sasvim drugu vrijednost, a rezultat mjerenja će ostati isti. Drugim riječima, realizacija referentnog napona je značajno olakšana, i jednostavno se realizuje primjenom jednostavnog potenciometra priključenog na napon napajanja kompletnog kola.

Polovljenje referentnog napona obavlja se pomoću otpornog razdjelnika napona koji se realizuje pomoću dva otpornika jednakih otpornosti. Prisutna je potreba za uparivanjem otpornosti ova dva

otpornika, što predstavlja i jedini zahtjev za uparivanjem komponenti u predloženom metodu. Uparivanje se obavlja mjerenjem otpornosti većeg broja otpornika proizvedenih u istoj seriji, iste nominalne vrijednosti. Prema Gausovoj normalnoj raspodjeli kojoj podliježu tehnološki procesi proizvodnje aktivnih i pasivnih elektronskih komponenti, među dovoljnim brojem komponenti proizvedenih u istoj seriji najveći broj komponenti posjedovaće visok stepen uparenosti. Uparivanje željenog nivoa postiže se mjerenjem otpornosti ovih otpornika korišćenjem istog ommetra odgovarajuće tačnosti, u istim uslovima, sve dok se ne nađu dva otpornika dovoljno bliskih otpornosti. Otporni razdjelnik napona je potencijalno izvor greške koja se javlja prilikom mjerenja  $RC$  vremenske konstante primjenom predložene metode. Pomenuta greška eliminiše se jednostavnom kalibracijom u jednoj tački. Pojednostavljena blok šema kola prikazana je na slici 32.



Slika 32. Blok šema konvertora  $RC$  vremenske konstante u digitalni ekvivalent baziranog na upotrebi polovljenja referentnog napona

Osim otpornika  $R_X$  i kondenzatora  $C_X$  koji se nalaze u rednoj vezi i čija se vremenska konstanta mjeri, kolo se sastoji od operacionog pojačavača (OA), komparatora (COMP), bilateralnog CMOS prekidača  $S_1$ , monostabilnog multivibratora (MM), kao i dva referentna DC napona  $kV_{REF}$  i  $V_{REF}$ , pri čemu je  $k$  konstanta,  $k = const. < 1$ . Operacioni pojačavač zajedno sa otpornikom  $R_X$  i kondenzatorom  $C_X$  u povratnoj grani sačinjava integrator. Pretpostavljajući da je na početku integracija MM u stabilnom stanju, tada je napon na njegovom izlazu  $V_{mm}$  na niskom logičkom nivou,  $V_{mm} = 0$ , što za posljedicu ima otvoreni bilateralni prekidač  $S_1$ . Napon na izlazu iz operacionog pojačavača se mijenja prema sljedećoj relaciji:

$$V_x = kV_{REF} + \frac{1}{C_X} \int \frac{kV_{REF}}{R_X} dt = k \left( 1 + \frac{t}{R_X C_X} \right) V_{REF} \quad (110)$$

Ovaj napon se poredi sa referentnim naponom  $V_{REF}$  u komparatoru. Integracija predstavljena prethodnom relacijom se odvija dok napon na izlazu operacionog pojačavača ne dostigne vrijednost referentnog napona, u trenutku  $t = T$ . Tada važi relacija:

$$V_x(t=T) = V_{REF} \quad (111)$$

Odnosno, kombinovanjem relacija (110) i (111) dobija se izraz za dužinu trajanja integracionog

perioda  $T$  koji iznosi:

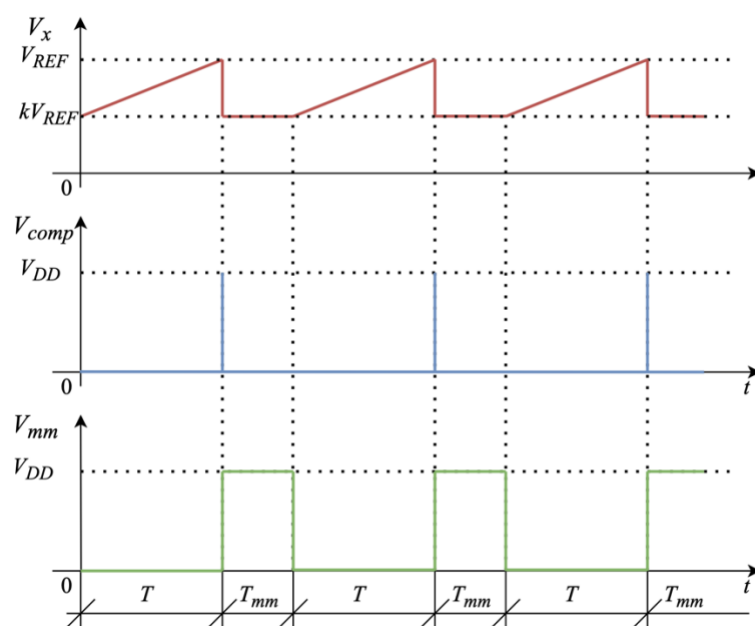
$$T = \frac{1-k}{k} R_X C_X \quad (112)$$

Uzimajući da je  $k = 1/2$ , prethodna relacija postaje:

$$T = R_X C_X \quad (113)$$

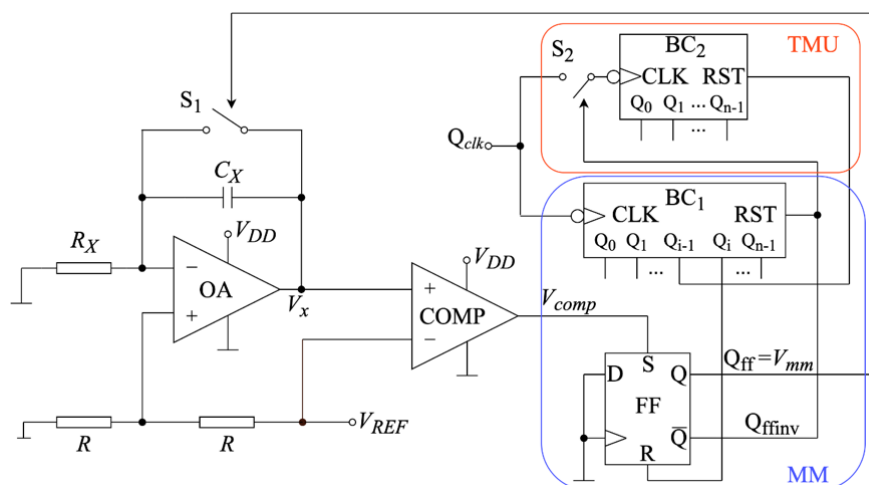
Dakle, obezbjeđujući dva referentna napona  $V_{REF}$  i  $V_{REF}/2$  unutar predložene šeme sa slike 32, vrijednost vremenske konstante  $R_X C_X$  se dobija mjerenjem trajanja perioda integracije  $T$ . Pretpostavljajući da je poznata otpornost  $R_X$ , mjerena kapacitivnost  $C_X$  se može izračunati iz prethodne relacije i iznosi  $T/R_X$ . Slično, ukoliko je poznata kapacitivnost  $C_X$ , onda se lako može odrediti nepoznata otpornost  $R_X$  koja iznosi  $T/C_X$ . Iz relacije (113) se vidi da vrijednost vremenske konstante  $R_X C_X$  ne zavisi od referentnog ili napona napajanja, kao i referentne kapacitivnosti, odnosno otpornosti, što je slučaj u rješenjima [1] - [4] i [10]. Iz ovog razloga, referentni napon mora biti stabilan samo u toku trajanja integracije, tj. kada je  $0 < t < T = R_X C_X$ . Stoga, referentni napon ne mora imati visoku stabilnost, što je velika prednost ovakvog rješenja.

Napon na izlazu komparatora  $V_{comp}$  mijenja stanje sa logičke nule na logičku jedinicu kada je zadovoljen uslov (111). MM reaguje na rastuću ivicu takt impulsa napona na izlazu komparatora  $V_{comp}$ . Na ovaj način se završava stabilno stanje MM-a, i počinje kvazistabilno stanje, postavljajući napon na izlazu MM-a na visoki logički nivo  $V_{mm} = V_{DD}$ . Ovo za posljedicu ima zatvaranje bilateralnog CMOS prekidača  $S_1$ , čime počinje pražnjenje kondenzatora. Trajanje kvazistabilnog stanja  $T_{mm}$  mora biti dovoljno dugo, kako bi se obezbijedilo kompletno pražnjenje kondenzatora  $C_X$  preko prekidača  $S_1$ . Nakon završetka kvazistabilnog stanja, počinje nova integracija uz stabilno stanje koje traje sve dok ne naiđe nova rastuća ivica na izlazu komparatora. Vremenski dijagrami karakterističnih napona prikazani su na slici 33.



Slika 33. Vremenski dijagrami karakterističnih napona

Detaljna blok šema kola ovog konvertora prikazana je na slici 34.



Slika 34. Detaljna blok šema konvertora vremenske konstante u digitalni ekvivalent primjenom metode polovljenja referentnog napona

Uz već pomenuti integrator (OA), komparator (COMP), bilateralni CMOS prekidač  $S_1$ , monostabilni multivibrator (MM), i dva referentna DC naponska izvora  $V_{REF}$  i  $V_{REF}/2$ , takođe postoji kolo za mjerenje vremena (TMU), koje mjeri trajanje integracionog ciklusa. Da bi se zadovoljila relacija (113), potrebna su dva referentna DC naponska izvora  $V_{REF}$  i  $V_{REF}/2$ . Referentni napon  $V_{REF}/2$  se može realizovati polovljenjem odgovarajućeg referentnog DC naponskog izvora  $V_{REF}$ , za šta je iskorišćen djelitelj napona pomoću otporničke mreže  $R$ - $R$ , sa dva otpornika jednake otpornosti  $R$ . Monostabilni multivibrator je realizovan korišćenjem D flip-flopa u set-reset latch konfiguraciji i binarnog brojača  $BC_1$ . TMU se sastoji od brojača  $BC_2$  i bilateralnog CMOS prekidača  $S_2$ . Monostabilni multivibrator i TMU se taktuju istim takt impulsom  $Q_{clk}$ . Ulazni napon MM-a predstavlja izlazni napon komparatora  $V_{comp}$ . Napon na izlazu MM-a  $V_{mm}$  predstavlja izlazni napon  $Q_{ff}$  DFF-a,  $V_{mm} = Q_{ff}$ . Tokom trajanja stabilnog stanja MM-a, napon na njegovom izlazu je na logičkoj nuli,  $V_{mm} = Q_{ff} = 0$  ( $Q_{ffinv} = V_{DD}$ ). Stoga je otvoren prekidač  $S_1$ , pa se odvija integracija prema relaciji (110), gdje je  $k = 1/2$ . Reset priključak brojača  $BC_1$  je povezan na  $Q_{ffinv}$  priključak DFF-a, a kako je on u toku stabilnog stanja MM-a na logičkoj jedinici ( $Q_{ffinv} = V_{DD}$ ), brojač je resetovan u toku trajanja ovog stanja. Dakle, izlazni priključak  $Q_{i-1}$  brojača  $BC_1$  koji je povezan na reset priključak brojača  $BC_2$  je na logičkoj nuli,  $Q_{i-1} = 0$ . Rad bilateralnog CMOS prekidača  $S_2$  kontroliše izlazni priključak  $Q_{ffinv}$  DFF-a. Imajući u vidu da je  $Q_{ffinv} = V_{DD}$ , prekidač  $S_2$  je zatvoren, pa brojač  $BC_2$  počinje da broji tak impulse  $Q_{clk}$ . Set priključak DFF-a je povezan na izlaz komparatora. Nailaskom rastuće ivice na izlazu komparatora, DFF se setuje. Ovo za posledicu ima setovanje izlaznog napona MM-a na visok logički nivo  $V_{mm} = Q_{ff} = V_{DD}$  ( $Q_{ffinv} = 0$ ), što označava početak kvazi-stabilnog stanja MM-a. Bilateralni CMOS prekidač  $S_1$  se zatvara, i počinje pražnjenje kondenzatora  $C_X$ . Imajući u vidu da je  $Q_{ffinv} = 0$ , bilateralni CMOS prekidač  $S_2$  je otvoren, pa brojač  $BC_2$  prestaje da broji impulse. Digitalni ekvivalent  $N_2$  na izlazu brojača  $BC_2$  je povezan sa  $RC$

vremenskom konstantnom na sljedeći način:

$$R_X C_X = T = N_2 T_{clk} = \frac{N_2}{f_{clk}} \quad (114)$$

, gdje  $T_{clk}$  i  $f_{clk}$  predstavljaju periodu i frekvenciju takt impulsa  $Q_{clk}$ . Digitalni ekvivalent na izlazu brojača BC<sub>2</sub> se može prebaciti u digitalni signal od trenutka kad krene kvazi-stabilno stanje MM-a, do trenutka kada se resetuje brojač BC<sub>2</sub>. Brojač BC<sub>2</sub> se resetuje kada se setuje priključak sa izlaza brojača BC<sub>1</sub>,  $Q_{i-1}$ , koji je povezan na reset priključak brojača BC<sub>2</sub>. Dužina trajanja vremenskog intervala  $T_{transf}$  koje je potrebno za transfer digitalnog ekvivalenta  $N_2$  na memorijsku jedinicu je definisano izlaznim priključkom sa izlaza brojača BC<sub>1</sub>,  $Q_{i-1}$ .

$$T_{transf} = N_{transf} T_{clk} = \frac{N_{transf}}{f_{clk}} \quad (115)$$

, gdje  $N_{transf} = 2^{i-1}$  predstavlja digitalni ekvivalent na izlazu brojača BC<sub>1</sub> kada je izlazni priključak  $Q_{i-1}$ , gdje je  $i \in \{0, 1, 2, \dots, n-1\}$  setovan. Vrijeme trajanja kvazi-stabilnog stanja MM-a je definisano izlaznim priključkom brojača BC<sub>1</sub>,  $Q_i$  koji je povezan na reset priključak DFF-a.

$$T_{mm} = N_{mm} T_{clk} = \frac{N_{mm}}{f_{clk}} \quad (116)$$

, gdje  $N_{mm} = 2^i = 2N_{transf}$  predstavlja digitalni ekvivalent na izlazu brojača BC<sub>1</sub> kada je izlazni priključak  $Q_i$  setovan. Nakon isteka trajanja kvazi-stabilnog stanja MM-a, kratak impuls sa priključka  $Q_i$  se prenosi do reset priključka DFF-a, uspostavljajući ponovo stabilno stanje MM-a.

## 4. Measurement setup za mjerenje performansi konvertora $RC$ vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona

---

Predloženo rješenje konvertora  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona je eksperimentalno valorizovano mjerenjem performansi na prototipu realizovanom u diskretnoj tehnici. Prototip je napravljen korišćenjem diskretnih aktivnih i pasivnih elektronskih komponenti zalemljenih na razvojnu štampanu ploču, i povezanih odgovarajućim metalizacijama i jump-erima.

Rail-to-rail operacioni pojačavač sa malim naponskim offset-om MCP6021E/P je korišćen za realizaciju integratora čiji sastavni dio predstavlja redna veza otpornika  $R_X$  i kondenzatora  $C_X$  čija se vremenska konstantna digitalizuje. Ovaj integrator realizuje linearni porast napona od  $V_{REF}/2$  do  $V_{REF}$ . Rail-to-rail operacioni pojačavač TLC352IP je korišćen kao naponski komparator. Digitalni 12-bitni brojači CD4040BP su korišćeni za mjerenje vremenskog intervala koji je jednak  $RC$  vremenskoj konstanti primjenom brojačke metode bazirane na brojanju impulsa dovoljno velike učestanosti tokom trajanja vremenskog intervala. Brojač  $BC_1$  je realizovan upotrebom jednog CD4040BP kola, dok je brojač  $BC_2$  realizovan serijskom vezom dva kola, kako bi se povećao opseg mjerenja. Eksperimentalno je utvrđeno da maksimalna frekvencija takt impulsa koju podržavaju binarni brojači iznosi  $f_{clk} \approx 3.2$  MHz. Stoga je za frekvenciju takt impulsa uzeta vrijednost od  $f_{clk} = 3$  MHz ( $T_{clk} = 0.333 \mu s$ ). Izlazni priključak  $Q_9$  brojača  $BC_1$  je povezan na reset priključak flip-flopa. Stoga, trajanje kvazistabilnog stanja MM-a iznosi  $T_{mm} = 2^9 T_{clk} = 171 \mu s$ . Flip-flop CD4013BP je korišćen za realizaciju monostabilnog multivibratora sa precizno definisanim i dovoljno dugim trajanjem kvazistabilnog stanja. Tokom trajanja kvazistabilnog stanja monostabilnog multivibratora obavlja se pražnjenje integracionog kondenzatora  $C_X$  koji je redno povezan sa otpornikom  $R_X$ , a čija se vremenska konstanta mjeri. Kondenzator  $C_X$  prazni se preko zatvorenog bilateralnog CMOS prekidača za čiju je realizaciju korišćeno integrisano kolo MAX4614CPD. Nakon pražnjenja kondenzatora  $C_X$  pristupa se novoj integraciji.

Referentni napon može imati širok opseg vrijednosti od reda 100 mV do reda 1 V, bez uticaja na tačnost mjerenja. On je realizovan korišćenjem potenciometra koji je sa jedne strane priključen na napon napajanja  $V_{DD}$ , a sa druge strane uzemljen. Izlaz (klizač) potenciometra vodi se na neinvertujući priključak operacionog pojačavača u konfiguraciji jediničnog pojačavača. Za realizaciju jediničnog pojačavača je korišćen operacioni pojačavač MCP6021. Dva metal-filmska otpornika dobro uparenih otpornosti u konfiguraciji otpornog razdjelnika napona su korišćena za polovljenje referentnog napona  $V_{REF}$ . Iako matematički modeli koji opisuju rad prototipa predviđaju rad predloženog sistema na značajno manjim naponima napajanja, zbog minimalnog napona napajanja operacionih pojačavača

MCP6021E/P i TLC352IP od 2.5 V, napajanje prototipa je  $V_{DD} = 2.7$  V (single supply). Redna veza otpornika  $R_X$  i kondenzatora  $C_X$  je realizovana pomoću metal-filmskog otpornika i polipropilenskog ili keramičkog kondenzatora.

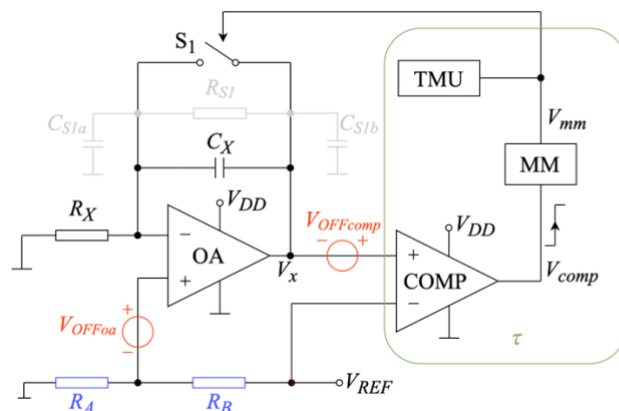
Za mjerenja performansi prototipa korišćena je sljedeća mjerna instrumentacija:

- stabilisani izvor za napajanje RIGOL DP832A,
- generator proizvoljnih talasnih oblika RIGOL DG4102,
- digitalni multimetar MASTECH MS8218 za mjerenje otpornosti  $R_X$ ,
- osciloskop Teledyne LeCroy WaveJet Touch 334,
- LCR metar Keysight U1733C za mjerenje kapacitivnosti  $C_X$ .



## 5. Rezultati mjerenja i analiza grešaka

Blok šema predloženog konvertora  $RC$  vremenske konstante u digitalni ekvivalent sa nesavršenostima gradivnih komponenti koje stvaraju greške u kolu prikazana je na slici 35.



Slika 35. Blok šema kola sa nesavršenostima koje unose gradivne komponente

Nesavršenosti koje unose grešku u rezultat mjerenja su: razlika u otpornosti otpornika  $R_A$  i  $R_B$  unutar razdjelnika napona, konačna otpornost  $R_{S1}$  bilateralnog CMOS prekidača  $S_1$ , naponski offset  $V_{OFFFoa}$  i  $V_{OFFcomp}$  operacionog pojačavača OA i komparatora COMP, kao i kašnjenje  $\tau$  komparatora, monostabilnog multivibratora i kola za mjerenje vremena (TMU). U analizi grešaka se posmatra uticaj samo jedne od grešaka istovremeno.

1. Greška uslijed razlike u otpornosti otpornika iz djelitelja napona.

Imajući u vidu razlike u otpornosti otpornika  $R_A$  i  $R_B$  unutar razdjelnika napona, vrijednost vremenske konstante  $R_X C_X$  se iz relacije (112) može predstaviti kao:

$$R_X C_X = \frac{k}{1-k} T \quad (117)$$

, pri čemu konstanta  $k$  iznosi:

$$k = \frac{R_A}{R_A + R_B} \quad (118)$$

Relativna greška  $E_R$  koju prouzrokuje razlika u otpornosti otpornika  $R_A$  i  $R_B$  se može izračunati iz relacija (113) i (117):

$$E_R [\%] = \frac{1-2k}{1-k} \cdot 100. \quad (119)$$

Iz relacije (117) konstanta  $k$  se može napisati kao:

$$k = \frac{R_X C_X}{T + R_X C_X} \quad (120)$$

Uz jednostavnu kalibraciju koristeći poznate vrijednosti za  $R_X$  i  $C_X$ , zajedno sa vremenom integracije moguće je dobiti tačnu vrijednost konstante  $k$  definisanu prethodnom relacijom, tako da se greška može izbjeći ukoliko se uzme ovako definisana vrijednost konstante.

2. Greška uslijed konačne vrijednosti otpornosti bilateralnog CMOS prekidača.

Bilateralni CMOS prekidač  $S_1$  se može modelovati pomoću otpornosti kanala  $R_{S1}$  i dvije kapacitivnosti kanala  $C_{S1a}$  i  $C_{S1b}$ . Na rad kola ne utiče kapacitivnost  $C_{S1a}$  koja je uvijek polarisana istim jednosmjernim naponom  $V_{REF}/2$ , kao ni kapacitivnost  $C_{S1b}$  koja je povezana na izlazni priključak OA koji ima malu izlaznu otpornost. Kada je prekidač otvoren  $S_1$  uzima se aproksimacija da otpornost  $R_{S1} \rightarrow \infty$ . Kada je prekidač zatvoren, njegova otpornost  $R_{S1}$  zavisi od napona napajanja  $V_{DD}$  i common-mode-a ulaznog/izlaznog napona  $V_{COM}$  [16], [17]. Uzimajući u obzir konačnu otpornost prekidača kada je zatvoren, integracioni kondenzator  $C_X$  se ne može u potpunosti isprazniti tokom trajanja kvazistabilnog stanja MM-a. Ovo je posljedica činjenice da struja koja teče kroz otpornik  $R_X$  na kraju kvazistabilnog stanja MM-a, takođe protiče i kroz otpornik  $R_{S1}$ , tako da napon  $V_x$  integratora iznosi:

$$V_x = \left( 1 + \frac{R_{S1}}{R_X} + \frac{t}{R_X C_X} \right) \frac{V_{REF}}{2} \quad (121)$$

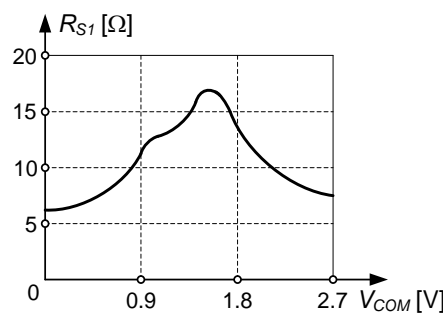
, pri čemu je  $(R_{S1}/R_X)(V_{REF}/2)$  napon na kondenzatoru  $C_X$  na samom početku integracije, a posljedica je struje  $(V_{REF}/2)/R_X$  koja teče kroz prekidač  $S_1$  sa otpornošću kanala  $R_{S1}$  na kraju kvazistabilnog stanja MM-a. Ispunjavanjem uslova (111), trajanje integracije iznosi:

$$T = \left( 1 - \frac{R_{S1}}{R_X} \right) R_X C_X . \quad (122)$$

Na kraju kvazistabilnog stanja MM-a, ulazni napon prekidača  $S_1$  iznosi  $V_{REF}/2$ , dok izlazni iznosi  $(1+R_{S1}/R_X)(V_{REF}/2)$ . Stoga, common-mode ulaznog/izlaznog napona  $V_{COM}$  bilateralnog CMOS prekidača na kraju kvazistabilnog stanja MM-a iznosi:

$$V_{COM} = \frac{1}{2} \left[ \frac{V_{REF}}{2} + \left( 1 + \frac{R_{S1}}{R_X} \right) \frac{V_{REF}}{2} \right] = \left( 2 + \frac{R_{S1}}{R_X} \right) \frac{V_{REF}}{4} \approx \frac{V_{REF}}{2} . \quad (123)$$

Pretpostavljajući da je  $R_{S1} \ll R_X$ , tako da otpornost  $R_{S1}$  zavisi od vrijednosti referentnog napona  $V_{REF}$ . Tipična zavisnost otpornosti  $R_{S1}$  bilateralnog CMOS prekidača MAX4614 od common-mode ulaznog/izlaznog napona  $V_{COM}$  za napon napajanja od 2.7 V prikazana je na slici 36 [18].



Slika 36. Tipična zavisnost otpornosti  $R_{S1}$  bilateralnog CMOS prekidača MAX4614 od  $V_{COM}$ -a

Imajući u vidu da mora biti ispunjen uslov  $0 < V_{REF} < V_{DD}$ , gdje je  $V_{DD}$  napon napajanja, opseg common-mode-a ulaznog/izlaznog napona  $V_{COM}$  iznosi  $0 < V_{COM} \approx V_{REF}/2 < V_{DD}/2$ . Sa slike (36) se vidi da se otpornost  $R_{SI}$  povećava u opsegu  $0 < V_{COM} \approx V_{REF}/2 < V_{DD}/2 = 1.35 \text{ V}$ , pa se vrijeme integracije  $T$  (122) smanjuje. Dakle, povećavanjem referentnog napona, povećava se i otpornost  $R_{SI}$  i istovremeno se smanjuje vrijeme integracije (122). Relativna greška  $E_R$  koju uzrokuje otpornost  $R_{SI}$  se može dobiti iz relacija (113) i (122) i iznosi:

$$E_R [\%] = \frac{R_{SI}}{R_X} \cdot 100. \quad (124)$$

Relativna greška (124) je direktno proporcionalna otpornosti kanala  $R_{SI}$  (odnosno direktno proporcionalna sa  $V_{REF}$ ), i inverzno proporcionalna otpornosti  $R_X$  iz redne veze sa kondenzatorom  $C_X$ , čija se vremenska konstanta  $R_X C_X$  mjeri. Stoga, grešku je moguće smanjiti smanjenjem referentnog napona  $V_{REF}$ .

### 3. Greška uslijed naponskog offset-a operacionog pojačavača OA

Imajući u vidu naponski offset-a operacionog pojačavača OA, napon na izlazu integratora  $V_x$  iznosi:

$$V_x = \left( 1 + \frac{t}{R_X C_X} \right) \left( \frac{V_{REF}}{2} + V_{OFFoa} \right). \quad (125)$$

Ispunjenjem uslova (111), trajanje integracije iznosi:

$$T = \frac{V_{REF} - 2V_{OFFoa}}{V_{REF} + 2V_{OFFoa}} R_X C_X. \quad (126)$$

Relativna greška koju prouzrokuje naponski offset-a operacionog pojačavača OA se može dobiti iz relacija (113) i (126) i iznosi:

$$E_R [\%] = \frac{4V_{OFFoa}}{V_{REF} + 2V_{OFFoa}} \cdot 100 \approx \frac{4V_{OFFoa}}{V_{REF}} \cdot 100. \quad (127)$$

Kako je ova relativna greška inverzno proporcionalna referentnom naponu  $V_{REF}$ , moguće ju je smanjiti povećanjem referentnog napona.

### 4. Greška uslijed naponskog offset-a komparatora COMP

Imajući u vidu naponski offset-a komparatora COMP, relacija (111) postaje:

$$V_x(T) + V_{OFFcomp} = V_{REF}. \quad (128)$$

Sada trajanje integracionog perioda  $T$  iznosi:

$$T = \frac{V_{REF} - 2V_{OFFcomp}}{V_{REF}} R_X C_X. \quad (129)$$

Relativna greška koju prouzrokuje naponski offset-a komparatora COMP se može dobiti iz relacija (113) i (129) i iznosi:

$$E_R [\%] = \frac{2V_{OFFcomp}}{V_{REF}} \cdot 100. \quad (130)$$

Kako je ova relativna greška inverzno proporcionalna referentnom naponu  $V_{REF}$ , moguće ju je smanjiti

povećanjem referentnog napona.

5. Greška uslijed kašnjenja komparatora COMP, MM-a i kola za mjerenje vremena TMU.

Imajući u vidu kašnjenja komparatora COMP, MM-a i kola za mjerenje vremena TMU, relacija (111) postaje:

$$V_x (T_\tau - \tau) = V_{REF} \quad (131)$$

, gdje  $T_\tau$  predstavlja vremenski period koji registruje TMU. Sada, vrijednost vremenske konstante iznosi:

$$R_x C_x = T_\tau - \tau. \quad (132)$$

Relativna greška koju prouzrokuje kašnjenja komparatora COMP, MM-a i kola za mjerenje vremena TMU se može dobiti iz relacija (113) i (132) i iznosi:

$$E_R [\%] = -\frac{\tau}{R_x C_x} \cdot 100. \quad (133)$$

Ova relativna greška je inverzno proporcionalna vremenskoj konstanti, pa je manja za veće vrijednosti  $R_x C_x$  vremenske konstante.

Greška iz relacije (119) koju uzrokuju različite vrijednosti otpornosti  $R_A$  i  $R_B$  se može ukloniti jednostavnom kalibracijom. Koristeći OA i COMP sa malim naponskim offset-ima [19] i [20], respektivno, kao i koristeći dovoljno veliki referentni napon  $V_{REF}$ , relativne greške (127) i (130) se mogu dodatno umanjiti. Dakle, na rad kola najveći uticaj ima greška koju uzrokuje konačna otpornost prekidača  $S_1$  i kašnjenja komparatora COMP, MM-a i kola za mjerenje vremena TMU. Ove dvije relativne greške imaju suprotan polaritet i mogu se donekle poništiti. U idealnom slučaju, apsolutne vrijednosti grešaka su iste, što dovodi do zahtjeva koji mora biti ispunjen kako bi se kompenzovale greške:

$$\tau = R_{S1} C_x. \quad (134)$$

Stoga, kako bi se izvršila kompenzacija grešaka kašnjenje komparatora COMP, MM-a i kola za mjerenje vremena TMU mora biti jednako vremenskoj konstanti  $R_{S1} C_x$ . Ovo je moguće ostvariti podešavanjem otpornosti  $R_{S1}$  koja zavisi od vrijednosti referentnog napona  $V_{REF}$ . Međutim, navedena kompenzacija se može ostvariti jedino kada je fiksirana vrijednost kapacitivnosti  $C_x$ . Kada ova kapacitivnost predstavlja varijabilnu kapacitivnost kapacitivnog senzora, teško je ispuniti uslov (134). U tom slučaju potrebno je minimizovati kašnjenje komparatora COMP, MM-a i kola za mjerenje vremena TMU i otpornost  $R_{S1}$  kako bi i greške bile manje.

Dodatno, u ovom poglavlju su prikazani rezultati mjerenja u tabelarnoj i grafičkoj formi. Eksperimentalno su valorizovani rezultati za sljedeće kombinacije kapacitivnosti  $C_x$  i otpornosti  $R_x$  u sklopu redne veze otpornika i kondenzatora:

- $C_X = 220 \text{ nF}$ ,  $R_X = \{1 \text{ kOhm}, 2.2 \text{ kOhm}, 4.7 \text{ kOhm}, 10 \text{ kOhm}\}$ ,
- $C_X = 100 \text{ nF}$ ,  $R_X = \{1 \text{ kOhm}, 2.2 \text{ kOhm}, 4.7 \text{ kOhm}, 10 \text{ kOhm}\}$ ,
- $C_X = 47 \text{ nF}$ ,  $R_X = \{1 \text{ kOhm}, 2.2 \text{ kOhm}, 4.7 \text{ kOhm}, 10 \text{ kOhm}\}$ ,
- $C_X = 22 \text{ nF}$ ,  $R_X = \{10 \text{ kOhm}, 22 \text{ kOhm}, 47 \text{ kOhm}, 100 \text{ kOhm}\}$ ,
- $C_X = 10 \text{ nF}$ ,  $R_X = \{10 \text{ kOhm}, 22 \text{ kOhm}, 47 \text{ kOhm}, 100 \text{ kOhm}\}$ ,
- $C_X = 4.7 \text{ nF}$ ,  $R_X = \{10 \text{ kOhm}, 22 \text{ kOhm}, 47 \text{ kOhm}, 100 \text{ kOhm}\}$ ,
- $C_X = 2.2 \text{ nF}$ ,  $R_X = \{100 \text{ kOhm}, 220 \text{ kOhm}, 470 \text{ kOhm}, 1 \text{ MOhm}\}$ ,
- $C_X = 1 \text{ nF}$ ,  $R_X = \{100 \text{ kOhm}, 220 \text{ kOhm}, 470 \text{ kOhm}, 1 \text{ MOhm}\}$ ,
- $C_X = 470 \text{ pF}$ ,  $R_X = \{100 \text{ kOhm}, 220 \text{ kOhm}, 470 \text{ kOhm}, 1 \text{ MOhm}\}$ .

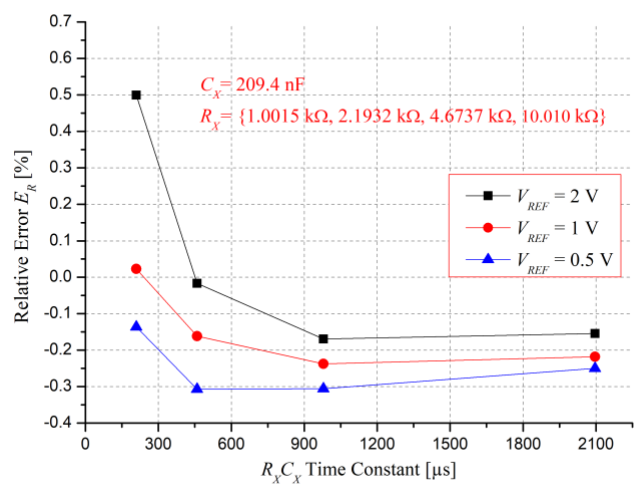
Mjerenja su obavljena tako da se kapacitivnost  $C_X$  drži konstantom, uz mijenjanje otpornosti  $R_X$  unutar dinamičkog opsega  $R_{Xmax}/R_{Xmin} = 10$  sa četiri različite otpornosti. Stoga, obavljeno je devet setova mjerenja (za svaku vrijednost kapacitivnosti), uz mijenjanje četiri otpornosti, što ukupno predstavlja 36 mjerenja vremenske konstante. Dodatno, svaka od 36 vrijednosti vremenske konstante je izmjerena za tri različite vrijednosti referentnog napona  $V_{REF}$ . Relativne greške  $E_R$  izmjerenih vremenskih konstanti i stvarne vrijednosti  $R_X C_X$  vremenske konstante koja varira u opsegu od  $220 \mu\text{s} < R_X C_X < 2.2 \text{ ms}$ ,  $100 \mu\text{s} < R_X C_X < 1 \text{ ms}$ , i  $47 \mu\text{s} < R_X C_X < 470 \mu\text{s}$ , za vrijednosti referentnog napona  $V_{REF} \in \{0.5 \text{ V}, 1 \text{ V}, 2 \text{ V}\}$  prikazane su na slikama (37-39). U svakom od opsega, kapacitivnosti  $C_X$  su podešene približno u razmjeri 100:10:1, dok su otpornosti  $R_X$  podešene približno u razmjeri 1:10:100, kako bi opsezi mjerenja bili što bliži jedan drugome. Relativna greška je računata prema relaciji:

$$E_R [\%] = \frac{R_X C_X - N_2 T_{clk}}{R_X C_X} \cdot 100 \quad (135)$$

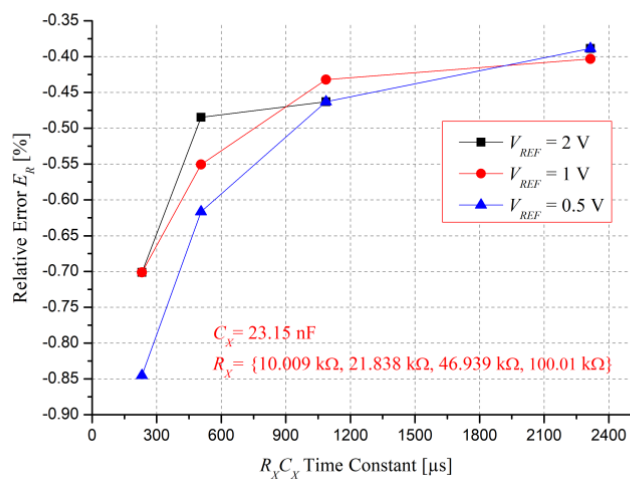
, gdje je  $R_X C_X$  stvarna vrijednost vremenske konstante dobijena množenjem vrijednosti otpornosti i kapacitivnosti, dok je  $N_2 T_{clk}$  vrijednost izmjerenog rezultata. Pregled grešaka predstavljen je u tabeli III.

Tabela III Pregled relativnih grešaka za različite opsege vremenske konstante

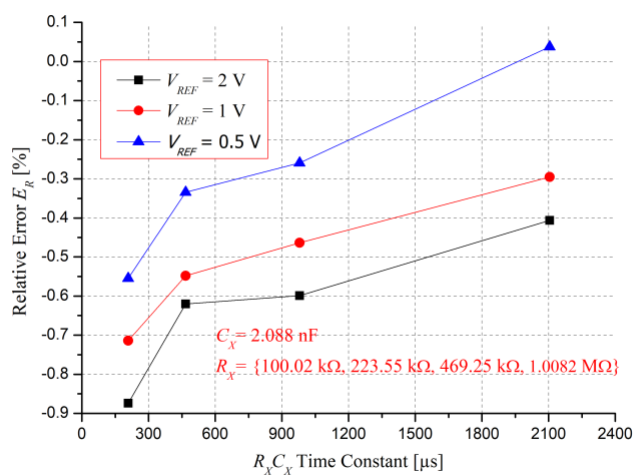
$R_X C_X$ range	$V_{REF}$ [V]	Relative error range
<b><math>220 \mu\text{s} &lt; R_X C_X &lt; 2.2 \text{ ms}</math></b> <b>Figs. 37 a), b), c)</b>	2	$-0.87 \% < E_R < 0.5 \%$
	1	$-0.4 \% < E_R < 0.03 \%$
	0.5	$-0.85 \% < E_R < 0.04 \%$
<b><math>100 \mu\text{s} &lt; R_X C_X &lt; 1 \text{ ms}</math></b> <b>Figs. 38 a), b), c)</b>	2	$-1.33 \% < E_R < -0.13 \%$
	1	$-1.33 \% < E_R < -0.22 \%$
	0.5	$-1.44 \% < E_R < -0.10 \%$
<b><math>47 \mu\text{s} &lt; R_X C_X &lt; 470 \mu\text{s}</math></b> <b>Figs. 39 a), b), c)</b>	2	$-1.96 \% < E_R < -0.38 \%$
	1	$-2.39 \% < E_R < -0.15 \%$
	0.5	$-2.39 \% < E_R < 0.87 \%$



a)

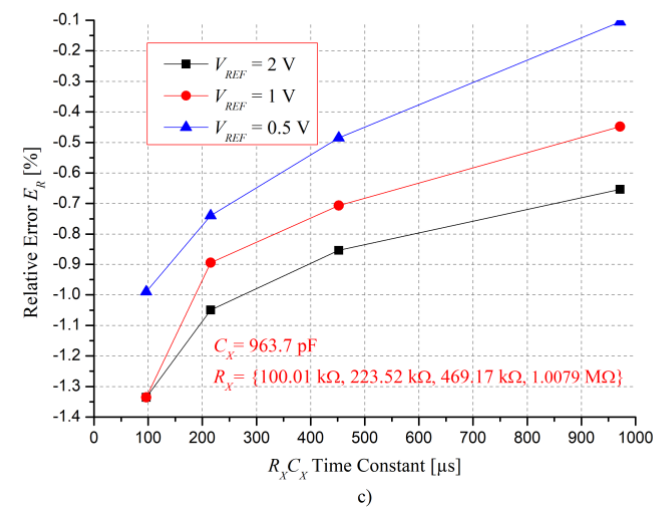
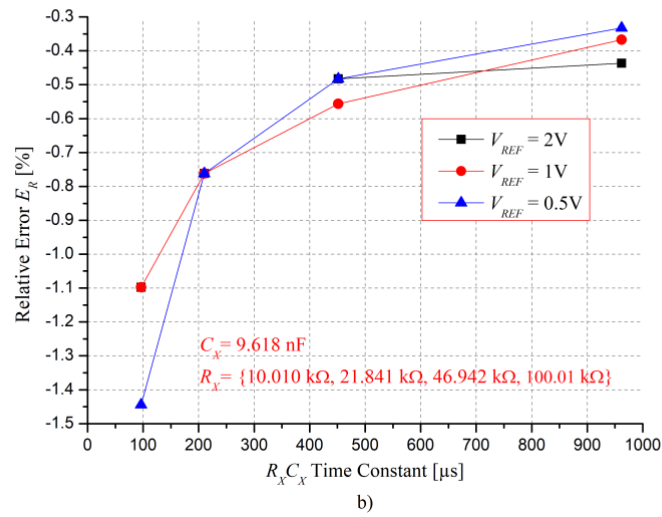
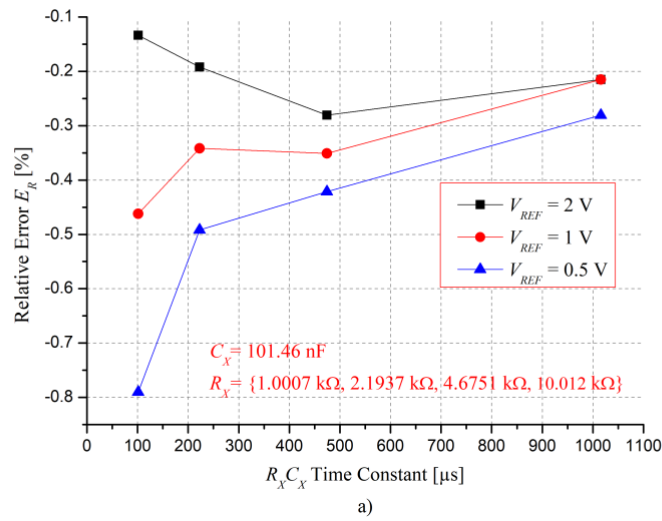


b)

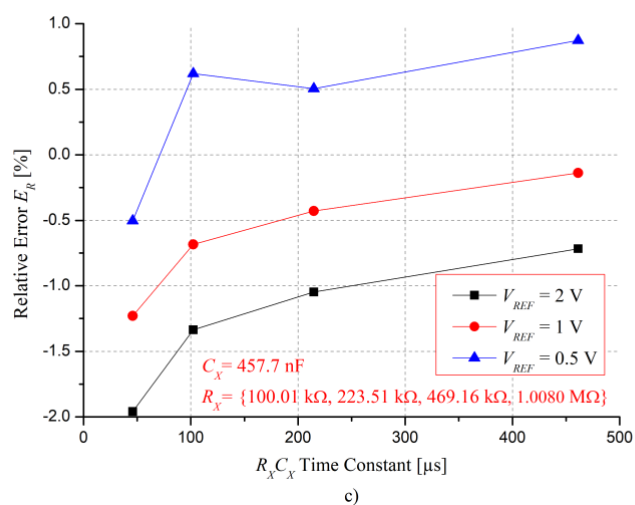
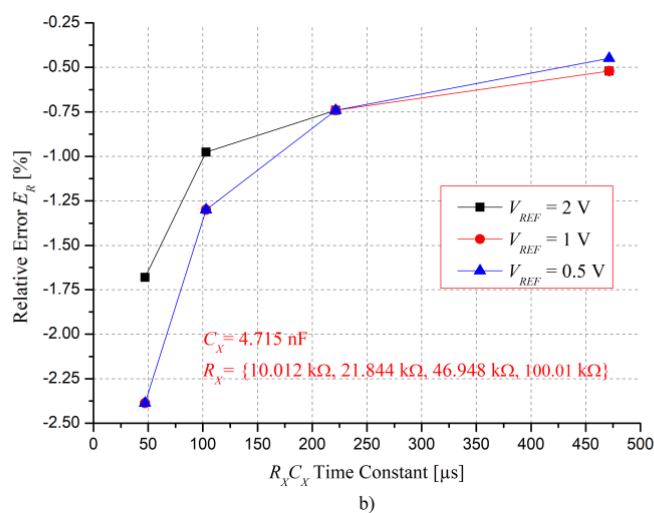
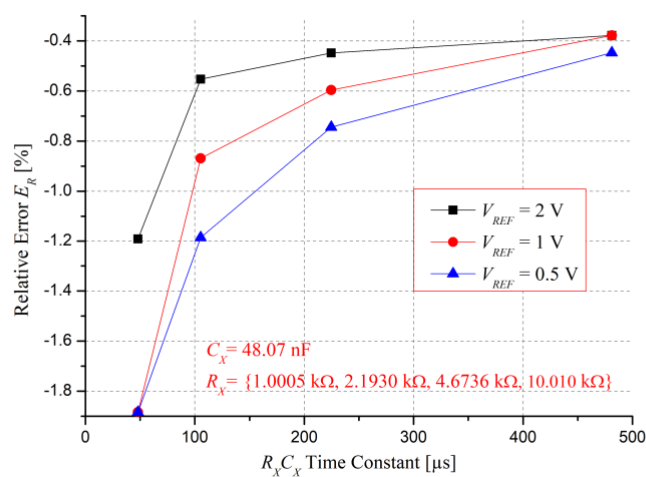


c)

Slika 37. Relativa greška  $E_R$  izmjerene vremenske konstante  $R_X C_X$  u opsegu  $220 \mu\text{s} < R_X C_X < 2.2 \text{ ms}$ , za  $V_{REF} \in \{0.5 \text{ V}, 1 \text{ V}, 2 \text{ V}\}$ ,  $C_X$  a) :  $C_X$  b) :  $C_X$  c)  $\approx 100 : 10 : 1$ , i  $R_X$  a) :  $R_X$  b) :  $R_X$  c)  $\approx 1 : 10 : 100$



Slika 38. Relativa greška  $E_R$  izmjerene vremenske konstante  $R_X C_X$  u opsegu  $100 \mu s < R_X C_X < 1$  ms, za  $V_{REF} \in \{0.5$  V, 1 V, 2 V $\}$ ,  $C_X$  a) :  $C_X$  b) :  $C_X$  c)  $\approx 100 : 10 : 1$ , i  $R_X$  a) :  $R_X$  b) :  $R_X$  c)  $\approx 1 : 10 : 100$



Slika 39. Relativna greška  $E_R$  izmjerene vremenske konstante  $R_X C_X$  u opsegu  $47 \mu\text{s} < R_X C_X < 470 \mu\text{s}$ , za  $V_{REF} \in \{0.5 \text{ V}, 1 \text{ V}, 2 \text{ V}\}$ ,  $C_X$  a):  $C_X$  b):  $C_X$  c)  $\approx 100 : 10 : 1$ , i  $R_X$  a):  $R_X$  b):  $R_X$  c)  $\approx 1 : 10 : 100$



Sa slika (37-39) se vidi da su relativne greške uglavnom negativne, što implicira da dominiraju greške kao posljedica kašnjenja  $\tau$  komparatora, MM-a i kola za mjerenje vremena (TMU). Apsolutna vrijednost grešaka  $E_R$  se smanjuje sa povećanjem  $R_X C_X$  vremenske konstante za sve opsege mjerenja. Ovo je posljedica činjenice da se greška prouzrokovana kašnjenjem  $\tau$  komparatora, MM-a i kola za mjerenje vremena (TMU) smanjuje sa povećanjem vremenske konstante  $R_X C_X$ . Apsolutne vrijednosti grešaka  $E_R$  sa slika 37 a), 38 a) i 39 a) se povećavaju u algebarskom smislu sa povećanjem referentnog napona  $V_{REF}$ , za fiksnu vrijednosti vremenske konstante  $R_X C_X$ . Povećavajući referentni napon  $V_{REF}$ , otpornost  $R_{SI}$  bilateralnog CMOS prekidača  $S_1$  se povećava, pa je izmjerena vrijednost  $N_2 T_{clk}$  manja od izračunate vrijednosti vremenske konstante  $R_X C_X$ , pa se relativna greška povećava, prema relaciji (124). Ova vrsta greške je pozitivna u algebarskom smislu, pa se smanjuje povećanjem vrijednosti otpornosti  $R_X$ . Na ovaj način, uticaj kašnjenja  $\tau$  i konačne otpornosti  $R_{SI}$  bilateralnog CMOS prekidača  $S_1$  su suprotnog znaka, i poništavaju se u velikoj mjeri. Dodatno smanjenje uticaja grešaka se kompenzuje ispunjavanjem uslova (134). Greška koja je posljedica konačne otpornosti  $R_{SI}$  bilateralnog CMOS prekidača  $S_1$  ( $R_{SI} < 20 \Omega$ ) je vidljiva samo za vrijednosti otpornosti  $R_X \sim 1 \text{ k}\Omega$ . Zbog ovog razloga, uticaj konačne otpornosti  $R_{SI}$  za vrijednosti otpornosti  $R_X > 1 \text{ k}\Omega$  je neznatan. Zbog ovoga, na greške sa slika 37 b), 38 b) i 39b), a pogotovo 37 c), 38 c) i 39 c) ne utiču konačne otpornosti  $R_{SI}$ . Može se zaključiti da što je manja donja granica opsega vremenske konstante  $R_X C_X$ , to je manja relativna greška  $E_R$ , i obrnuto. Ovo je posljedica činjenice da se relativna greška iz relacije (124), kao i relativna greška iz relacije (133) smanjuju povećanjem otpornosti  $R_X$ , ili vremenske konstante  $R_X C_X$ . Relativna greška iz relacije (135) se može smanjiti povećanjem rezolucije digitalnog ekvivalenta  $N_2$  na izlazu brojača  $BC_2$ , koja odgovara vremenu trajanje integracije  $T$ . Bit najmanje težine digitalnog ekvivalenta  $N_2$  odgovara najmanjoj promjeni vremenske konstante  $R_X C_X$ ,  $\Delta R_X C_X = T_{clk} = 1/f_{clk} = 0.333 \mu\text{s}$  koju može da detektuje predloženi konvertor. Rezolucija digitalnog ekvivalenta  $N_2$  se može povećati povećanjem frekvencije  $f_{clk}$  takt impulsa  $Q_{clk}$ . Međutim, povećanje frekvencije zahtijeva povećanje napona napajanja  $V_{DD}$ , tako da se povećanje frekvencije može ostvariti na račun povećanja napona napajanja.

U sljedećim tabelama (IV – XXX) prikazani su eksperimentalni rezultati mjerenja. Za svaku od navedenih kombinacija otpornosti  $R_X$  i kapacitivnosti  $C_X$  mjerenja su obavljena za 3 različite vrijednosti referentnog napona:  $V_{REF} = 0.5 \text{ V}$ ,  $V_{REF} = 1 \text{ V}$ ,  $V_{REF} = 2 \text{ V}$ . Za svaku od navedenih kombinacija  $R_X$ ,  $C_X$  i  $V_{REF}$  mjerenja je obavljena pri frekvenciji  $f_{clk}$  takt impulsa kojim se taktuju brojači za mjerenje vremenskog intervala:  $f_{clk} = 3 \text{ MHz}$ .

Tabela IV Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 220 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 209.4$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0015$ k $\Omega$	0	1	0	0	1	1	1	0	0	1	0	0	0	0	626	208.66667	209.7141	0.49946
$R_X = 2.1932$ k $\Omega$	0	1	0	0	0	1	1	0	1	0	1	0	0	0	1378	459.33333	459.25608	-0.01682
$R_X = 4.6737$ k $\Omega$	1	0	1	1	1	1	1	0	1	1	0	1	0	0	2941	980.33333	978.67278	-0.16967
$R_X = 10.010$ k $\Omega$	0	1	0	1	1	0	0	1	0	0	0	1	1	0	6298	2099.33333	2096.094	-0.15454

Tabela V Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 220 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 209.4$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0015$ k $\Omega$	1	0	1	0	1	1	1	0	0	1	0	0	0	0	629	209.66667	209.7141	0.02262
$R_X = 2.1932$ k $\Omega$	0	0	1	0	0	1	1	0	1	0	1	0	0	0	1380	460	459.25608	-0.16198
$R_X = 4.6737$ k $\Omega$	1	1	1	1	1	1	1	0	1	1	0	1	0	0	2943	981	978.67278	-0.23779
$R_X = 10.010$ k $\Omega$	0	1	1	1	1	0	0	1	0	0	0	1	1	0	6302	2100.66667	2096.094	-0.21815

Tabela VI Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 220 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 209.4$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0015$ k $\Omega$	0	1	1	0	1	1	1	0	0	1	0	0	0	0	630	210	209.7141	-0.13633
$R_X = 2.1932$ k $\Omega$	0	1	1	0	0	1	1	0	1	0	1	0	0	0	1382	460.66667	459.25608	-0.30715
$R_X = 4.6737$ k $\Omega$	1	0	0	0	0	0	0	1	1	1	0	1	0	0	2945	981.66667	978.67278	-0.30591
$R_X = 10.010$ k $\Omega$	0	0	0	0	0	1	0	1	0	0	0	1	1	0	6304	2101.33333	2096.094	-0.24996

Tabela VII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 100 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 101.46$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0007$ k $\Omega$	0	0	0	0	1	0	1	0	0	1	1	0	0	0	305	101.66667	101.53102	-0.1336
$R_X = 2.1937$ k $\Omega$	1	0	1	1	1	0	0	1	0	1	0	0	0	0	669	223	222.5728	-0.19194
$R_X = 4.6751$ k $\Omega$	1	1	0	0	1	0	0	1	1	0	1	0	0	0	1427	475.66667	474.33565	-0.28061
$R_X = 10.012$ k $\Omega$	0	1	1	1	0	1	1	1	1	1	0	1	0	0	3054	1018	1015.81752	-0.21485

Tabela VIII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 100 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 101.46$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0007$ k $\Omega$	1	0	0	0	1	0	1	0	0	1	1	0	0	0	306	102	101.53102	-0.46191
$R_X = 2.1937$ k $\Omega$	0	1	1	1	1	0	0	1	0	1	0	0	0	0	670	223.33333	222.5728	-0.3417
$R_X = 4.6751$ k $\Omega$	0	0	1	0	1	0	0	1	1	0	1	0	0	0	1428	476	474.33565	-0.35088
$R_X = 10.012$ k $\Omega$	0	1	1	1	0	1	1	1	1	1	0	1	0	0	3054	1018	1015.81752	-0.21485

Tabela IX Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 100 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 101.46$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0007$ k $\Omega$	0	1	0	0	1	0	1	0	0	1	1	0	0	0	307	102.33333	101.53102	-0.79021
$R_X = 2.1937$ k $\Omega$	1	1	1	1	1	0	0	1	0	1	0	0	0	0	671	223.66667	222.5728	-0.49146
$R_X = 4.6751$ k $\Omega$	1	0	1	0	1	0	0	1	1	0	1	0	0	0	1429	476.33333	474.33565	-0.42115
$R_X = 10.012$ k $\Omega$	0	0	0	0	1	1	1	1	1	1	0	1	0	0	3056	1018.66667	1015.81752	-0.28048

Tabela X Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 47 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 48.07$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0005$ k $\Omega$	0	1	0	0	1	0	0	1	0	0	0	0	0	0	146	48.66667	48.09403	-1.19065
$R_X = 2.1930$ k $\Omega$	0	1	1	1	1	1	0	0	1	0	0	0	0	0	318	106	105.41751	-0.55256
$R_X = 4.6736$ k $\Omega$	1	0	1	0	0	1	0	1	0	1	0	0	0	0	677	225.66667	224.65995	-0.44811
$R_X = 10.010$ k $\Omega$	1	0	0	1	0	1	0	1	1	0	1	0	0	0	1449	483	481.1807	-0.37809

Tabela XI Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 47 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 48.07$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0005$ k $\Omega$	1	1	0	0	1	0	0	1	0	0	0	0	0	0	147	49	48.09403	-1.88374
$R_X = 2.1930$ k $\Omega$	1	1	1	1	1	1	0	0	1	0	0	0	0	0	319	106.33333	105.41751	-0.86876
$R_X = 4.6736$ k $\Omega$	0	1	1	0	0	1	0	1	0	1	0	0	0	0	678	226	224.65995	-0.59648
$R_X = 10.010$ k $\Omega$	1	0	0	1	0	1	0	1	1	0	1	0	0	0	1449	483	481.1807	-0.37809

Tabela XII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 47 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 48.07$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 1.0005$ k $\Omega$	1	1	0	0	1	0	0	1	0	0	0	0	0	0	147	49	48.09403	-1.88374
$R_X = 2.1930$ k $\Omega$	0	0	0	0	0	0	1	0	1	0	0	0	0	0	320	106.66667	105.41751	-1.18496
$R_X = 4.6736$ k $\Omega$	1	1	1	0	0	1	0	1	0	1	0	0	0	0	679	226.33333	224.65995	-0.74485
$R_X = 10.010$ k $\Omega$	0	1	0	1	0	1	0	1	1	0	1	0	0	0	1450	483.33333	481.1807	-0.44736

Tabela XIII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 22 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 23.15$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.009$ k $\Omega$	0	0	1	1	1	1	0	1	0	1	0	0	0	0	700	233.33333	231.70835	-0.70131
$R_X = 21.838$ k $\Omega$	0	0	1	0	1	1	1	1	1	0	1	0	0	0	1524	508	505.5497	-0.48468
$R_X = 46.942$ k $\Omega$	1	1	0	1	0	0	1	1	0	0	1	1	0	0	3275	1091.66667	1086.63785	-0.46279
$R_X = 100.00$ k $\Omega$	0	0	1	1	1	1	0	0	1	1	0	1	1	0	6972	2324	2315	-0.38877

Tabela XIV Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 22 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 23.15$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.009$ k $\Omega$	0	0	1	1	1	1	0	1	0	1	0	0	0	0	700	233.33333	231.70835	-0.70131
$R_X = 21.838$ k $\Omega$	1	0	1	0	1	1	1	1	1	0	1	0	0	0	1525	508.33333	505.5497	-0.55062
$R_X = 46.942$ k $\Omega$	0	1	0	1	0	0	1	1	0	0	1	1	0	0	3274	1091.33333	1086.63785	-0.43211
$R_X = 100.00$ k $\Omega$	1	0	1	1	1	1	0	0	1	1	0	1	1	0	6973	2324.33333	2315	-0.40317

Tabela XV Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 22 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 23.15$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.009$ k $\Omega$	1	0	1	1	1	1	0	1	0	1	0	0	0	0	701	233.66667	231.70835	-0.84516
$R_X = 21.838$ k $\Omega$	0	1	1	0	1	1	1	1	1	0	1	0	0	0	1526	508.66667	505.5497	-0.61655
$R_X = 46.942$ k $\Omega$	1	1	0	1	0	0	1	1	0	0	1	1	0	0	3275	1091.66667	1086.63785	-0.46279
$R_X = 100.00$ k $\Omega$	0	0	1	1	1	1	0	0	1	1	0	1	1	0	6972	2324	2315	-0.38877

Tabela XVI Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 10 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 9.618$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.010$ k $\Omega$	0	0	1	0	0	1	0	0	1	0	0	0	0	0	292	97.33333	96.27618	-1.09804
$R_X = 21.838$ k $\Omega$	1	1	0	1	1	1	1	0	0	1	0	0	0	0	635	211.66667	210.06674	-0.76163
$R_X = 46.942$ k $\Omega$	1	0	0	0	1	0	1	0	1	0	1	0	0	0	1361	453.66667	451.48816	-0.48252
$R_X = 100.00$ k $\Omega$	0	1	0	0	1	0	1	0	1	1	0	1	0	0	2898	966	961.8	-0.43668

Tabela XVII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 10 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 9.618$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.009$ k $\Omega$	0	0	1	0	0	1	0	0	1	0	0	0	0	0	292	97.33333	96.27618	-1.09804
$R_X = 21.841$ k $\Omega$	1	1	0	1	1	1	1	0	0	1	0	0	0	0	635	211.66667	210.06674	-0.76163
$R_X = 46.942$ k $\Omega$	0	1	0	0	1	0	1	0	1	0	1	0	0	0	1362	454	451.48816	-0.55635
$R_X = 100.00$ k $\Omega$	0	0	0	0	1	0	1	0	1	1	0	1	0	0	2896	965.33333	961.8	-0.36737

Tabela XVIII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 10 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 9.618$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.009$ k $\Omega$	1	0	1	0	0	1	0	0	1	0	0	0	0	0	293	97.66667	96.27618	-1.44427
$R_X = 21.838$ k $\Omega$	1	1	0	1	1	1	1	0	0	1	0	0	0	0	635	211.66667	210.06674	-0.76163
$R_X = 46.942$ k $\Omega$	1	0	0	0	1	0	1	0	1	0	1	0	0	0	1361	453.66667	451.48816	-0.48252
$R_X = 100.00$ k $\Omega$	1	1	1	1	0	0	1	0	1	1	0	1	0	0	2895	965	961.8	-0.33271

Tabela XIX Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 4.7 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 4.715$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.012$ k $\Omega$	0	0	0	0	1	0	0	1	0	0	0	0	0	0	144	48	47.20658	-1.68074
$R_X = 21.844$ k $\Omega$	0	0	0	1	1	1	0	0	1	0	0	0	0	0	312	104	102.99446	-0.9763
$R_X = 46.948$ k $\Omega$	1	0	1	1	1	0	0	1	0	1	0	0	0	0	669	223	221.35982	-0.74096
$R_X = 100.010$ k $\Omega$	0	1	1	1	0	0	0	1	1	0	1	0	0	0	1422	474	471.54715	-0.52017

Tabela XX Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 4.7 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 4.715$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.012$ k $\Omega$	1	0	0	0	1	0	0	1	0	0	0	0	0	0	145	48.33333	47.20658	-2.38686
$R_X = 21.844$ k $\Omega$	1	0	0	1	1	1	0	0	1	0	0	0	0	0	313	104.33333	102.99446	-1.29995
$R_X = 46.948$ k $\Omega$	1	0	1	1	1	0	0	1	0	1	0	0	0	0	669	223	221.35982	-0.74096
$R_X = 100.010$ k $\Omega$	0	1	1	1	0	0	0	1	1	0	1	0	0	0	1422	474	471.54715	-0.52017

Tabela XXI Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 4.7 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 4.715$ nF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 10.012$ k $\Omega$	1	0	0	0	1	0	0	1	0	0	0	0	0	0	145	48.33333	47.20658	-2.38686
$R_X = 21.844$ k $\Omega$	1	0	0	1	1	1	0	0	1	0	0	0	0	0	313	104.33333	102.99446	-1.29995
$R_X = 46.948$ k $\Omega$	1	0	1	1	1	0	0	1	0	1	0	0	0	0	669	223	221.35982	-0.74096
$R_X = 100.010$ k $\Omega$	1	0	1	1	0	0	0	1	1	0	1	0	0	0	1421	473.66667	471.54715	-0.44948

Tabela XXII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 2.2 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 2.088$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.020$ k $\Omega$	0	0	0	1	1	1	1	0	0	1	0	0	0	0	632	210.66667	208.84176	-0.87382
$R_X = 223.550$ k $\Omega$	1	0	0	0	0	0	0	1	1	0	1	0	0	0	1409	469.66667	466.7724	-0.62006
$R_X = 469.250$ k $\Omega$	1	0	1	1	0	0	0	1	1	1	0	1	0	0	2957	985.66667	979.794	-0.59938
$R_X = 1.0082$ M $\Omega$	1	0	1	0	0	0	1	1	0	0	0	1	1	0	6341	2113.66667	2105.1216	-0.40592

Tabela XXIII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 2.2 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 4.715$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.020$ k $\Omega$	1	1	1	0	1	1	1	0	0	1	0	0	0	0	631	210.33333	208.84176	-0.71421
$R_X = 223.550$ k $\Omega$	0	0	0	0	0	0	0	1	1	0	1	0	0	0	1408	469.33333	466.7724	-0.54865
$R_X = 469.250$ k $\Omega$	1	0	0	1	0	0	0	1	1	1	0	1	0	0	2953	984.33333	979.794	-0.46329
$R_X = 1.0082$ M $\Omega$	0	1	1	1	1	1	0	1	0	0	0	1	1	0	6334	2111.33333	2105.1216	-0.29508

Tabela XXIV Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 2.2 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 4.715$ nF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.020$ k $\Omega$	0	1	1	0	1	1	1	0	0	1	0	0	0	0	630	210	208.84176	-0.55460
$R_X = 223.550$ k $\Omega$	1	0	1	1	1	1	1	0	1	0	1	0	0	0	1405	468.33333	466.7724	-0.33440
$R_X = 469.250$ k $\Omega$	1	1	0	0	0	0	0	1	1	1	0	1	0	0	2947	982.33333	979.794	-0.25916
$R_X = 1.0082$ M $\Omega$	1	0	0	1	0	1	0	1	0	0	0	1	1	0	6313	2104.33333	2105.1216	0.03744



Tabela XXV Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 1 nF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 963.7$ pF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.010$ k $\Omega$	1	0	1	0	0	1	0	0	1	0	0	0	0	0	293	97.66667	96.37964	-1.33538
$R_X = 223.520$ k $\Omega$	1	0	1	1	0	0	0	1	0	1	0	0	0	0	653	217.66667	215.40622	-1.04939
$R_X = 469.170$ k $\Omega$	0	0	0	1	1	0	1	0	1	0	1	0	0	0	1368	456	452.13913	-0.85391
$R_X = 1.0079$ M $\Omega$	1	0	1	0	1	1	1	0	1	1	0	1	0	0	2933	977.66667	971.31323	-0.65411

Tabela XXVI Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 1 nF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 963.7$ pF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.010$ k $\Omega$	1	0	1	0	0	1	0	0	1	0	0	0	0	0	293	97.66667	96.37964	-1.33538
$R_X = 223.520$ k $\Omega$	0	0	1	1	0	0	0	1	0	1	0	0	0	0	652	217.33333	215.40622	-0.89464
$R_X = 469.170$ k $\Omega$	0	1	1	0	1	0	1	0	1	0	1	0	0	0	1366	455.33333	452.13913	-0.70646
$R_X = 1.0079$ M $\Omega$	1	1	1	1	0	1	1	0	1	1	0	1	0	0	2927	975.66667	971.31323	-0.4482

Tabela XXVII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 1 nF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 963.7$ pF	1 $Q_1$	2 $Q_2$	4 $Q_3$	8 $Q_4$	16 $Q_5$	32 $Q_6$	64 $Q_7$	128 $Q_8$	256 $Q_9$	512 $Q_{10}$	1024 $Q_{11}$	2048 $Q_{12}$	4096 $Q_{13}$	8192 $Q_{14}$	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.010$ k $\Omega$	0	0	1	0	0	1	0	0	1	0	0	0	0	0	292	97.33333	96.37964	-0.98952
$R_X = 223.520$ k $\Omega$	1	1	0	1	0	0	0	1	0	1	0	0	0	0	651	217	215.40622	-0.73989
$R_X = 469.170$ k $\Omega$	1	1	0	0	1	0	1	0	1	0	1	0	0	0	1363	454.33333	452.13913	-0.48529
$R_X = 1.0079$ M $\Omega$	1	0	1	0	0	1	1	0	1	1	0	1	0	0	2917	972.33333	971.31323	-0.10502

Tabela XXVIII Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 470 pF i  $V_{REF} = 2$  V.

$V_{REF} = 2$ V $f_{clk} = 3$ MHz $C_X = 457.7$ pF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.00$ k $\Omega$	0	0	1	1	0	0	0	1	0	0	0	0	0	0	140	46.66667	45.77	-1.95907
$R_X = 223.510$ k $\Omega$	1	1	1	0	1	1	0	0	1	0	0	0	0	0	311	103.66667	102.30053	-1.33542
$R_X = 469.190$ k $\Omega$	1	1	0	1	0	0	0	1	0	1	0	0	0	0	651	217	214.74826	-1.04855
$R_X = 1.0080$ M $\Omega$	0	1	0	0	1	1	1	0	1	0	1	0	0	0	1394	464.66667	461.3616	-0.71637

Tabela XXIX Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 470 pF i  $V_{REF} = 1$  V.

$V_{REF} = 1$ V $f_{clk} = 3$ MHz $C_X = 963.7$ pF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.00$ k $\Omega$	1	1	0	1	0	0	0	1	0	0	0	0	0	0	139	46.33333	45.77	-1.23079
$R_X = 223.510$ k $\Omega$	1	0	1	0	1	1	0	0	1	0	0	0	0	0	309	103	102.30053	-0.68374
$R_X = 469.190$ k $\Omega$	1	1	1	0	0	0	0	1	0	1	0	0	0	0	647	215.66667	214.74826	-0.42767
$R_X = 1.0080$ M $\Omega$	0	1	0	1	0	1	1	0	1	0	1	0	0	0	1386	462	461.3616	-0.13837

Tabela XXX Digitalni ekvivalent i relativna greška za vrijednost kapacitivosti od 470 pF i  $V_{REF} = 0.5$  V.

$V_{REF} = 0.5$ V $f_{clk} = 3$ MHz $C_X = 963.7$ pF	1 Q <sub>1</sub>	2 Q <sub>2</sub>	4 Q <sub>3</sub>	8 Q <sub>4</sub>	16 Q <sub>5</sub>	32 Q <sub>6</sub>	64 Q <sub>7</sub>	128 Q <sub>8</sub>	256 Q <sub>9</sub>	512 Q <sub>10</sub>	1024 Q <sub>11</sub>	2048 Q <sub>12</sub>	4096 Q <sub>13</sub>	8192 Q <sub>14</sub>	$\Sigma$	RC [ $\mu$ s] measured	RC [ $\mu$ s] calculated	$E_R$ [%]
$R_X = 100.00$ k $\Omega$	0	1	0	1	0	0	0	1	0	0	0	0	0	0	138	46	45.77	-0.50251
$R_X = 223.510$ k $\Omega$	1	0	0	0	1	1	0	0	1	0	0	0	0	0	305	101.66667	102.30053	0.61961
$R_X = 469.190$ k $\Omega$	1	0	0	0	0	0	0	1	0	1	0	0	0	0	641	213.66667	214.74826	0.50366
$R_X = 1.0080$ M $\Omega$	0	0	1	1	1	0	1	0	1	0	1	0	0	0	1372	457.33333	461.3616	0.87313

## 6. Zaključak

---

Predloženo rješenje konvertora  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona namijenjeno je za aplikacije koje zahtijevaju poznavanje vrijednosti  $RC$  vremenske konstante redno povezanih otpornika i kondenzatora. Rad ovog kola neosjetljiv je na prisustvo parazitnih kapacitivnosti. Vrijednost  $RC$  vremenske konstante jednaka je trajanju integracije koja se vrši nad konstantnom strujom koja protiče kroz redno povezan otpornik i kondenzator čija se vremenska konstanta mjeri. Ova struja proporcionalna je polovini referentnog napona. Napon na izlazu iz integratora mijenja se linearno sa protokom vremena od polovine vrijednosti referentnog napona do pune vrijednosti referentnog napona. Predloženo rješenje zahtijeva dva referentna naponska izvora od kojih jedan ima duplo manji napon od drugog. Naponski izvor sa referentnim naponom koji je duplo manje vrijednosti od drugog referentnog napona jednostavno se realizuje primjenom otpornog razdjelnika napona napravljenog od dva otpornika jednakih otpornosti na čiji se ulaz dovodi referentni napon veće vrijednosti. Rezultat mjerenja  $RC$  vremenske konstante ne zavisi od referentnog ili polarizacionog napona, od napona pragova ili napajanja, kao ni od referentnih otpornosti i kapacitivnosti. Samim tim, referentni napon (polovina referentnog napona) treba da bude stabilan (stabilna) samo tokom kratkog trajanja integracije koje je jednako vrijednosti mjerene  $RC$  vremenske konstante, i može se realizovati kao i bilo koji polarizacioni napon. Za razliku od postojećih rješenja, predloženo rješenje ne zahtijeva niti kalibraciju niti post-procesiranje u formi digitalne obrade podataka koja se vrši nad dobijenim rezultatom mjerenja da bi se dobio digitalni ekvivalent direktno proporcionalan mjerenoj  $RC$  vremenskoj konstanti.

Mjerenje  $RC$  vremenske konstante u predloženom rješenju svodi se na mjerenje dužine trajanja integracije. Ovo mjerenje obavlja se brojanjem impulsa kojima se taktuje binarni brojač tokom trajanja integracije. Veća rezolucija mjerenja postiže se povećanjem frekvencije takt impulsa. Sa druge strane, maksimalna frekvencija taktovanja binarnog brojača proporcionalna je naponu napajanja sistema. Zbog zahtjeva za smanjenjem napona napajanja, frekvencija takt impulsa se ograničava, a samim tim smanjuje se i tačnost mjerenja  $RC$  vremenske konstante.

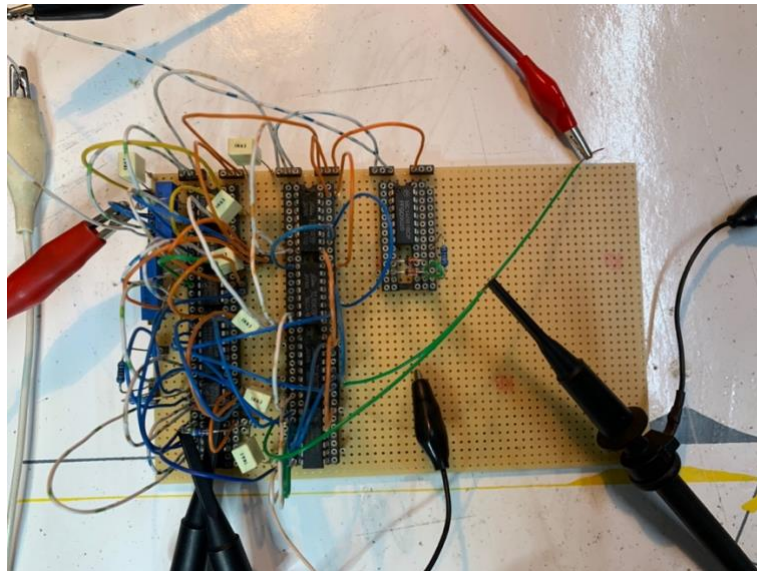
Izvori grešaka u predloženom rješenju konvertora  $RC$  vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona su sljedeći: nedovoljna uparenost otpornika koji formiraju otporni razdjelnik napona za realizaciju polovine referentnog napona, konačna otpornost bilateralnog CMOS prekidača za pražnjenje integracionog kondenzatora, naponski ofset operacionog pojačavača i komparatora, i vremensko kašnjenje koje uvodi komparator, monostabilni multivibrator i kolo za mjerenje trajanja integracije. Matematički modeli potvrđeni eksperimentalno valorizovanim rezultatima izmjerenim na prototipu realizovanom u diskretnoj tehnici pokazuju da se greška uslijed konačne otpornosti bilateralnog CMOS prekidača za pražnjenje integracionog kondenzatora i greška

uslijed vremenskog kašnjenja koje uvodi komparator, monostabilni multivibrator i kolo za mjerenje trajanja integracije u određenoj mjeri međusobno kompenzuju. Ovo vrlo poželjno svojstvo samokompensacije grešaka posljedica je činjenice da pomenute greške imaju suprotan polaritet. Posebno je značajno to što se greška uslijed konačne otpornosti bilateralnog CMOS prekidača za pražnjenje integracionog kondenzatora može podešavati promjenom vrijednosti referentnog napona, čime se proces samokompensacije može intenzivirati.

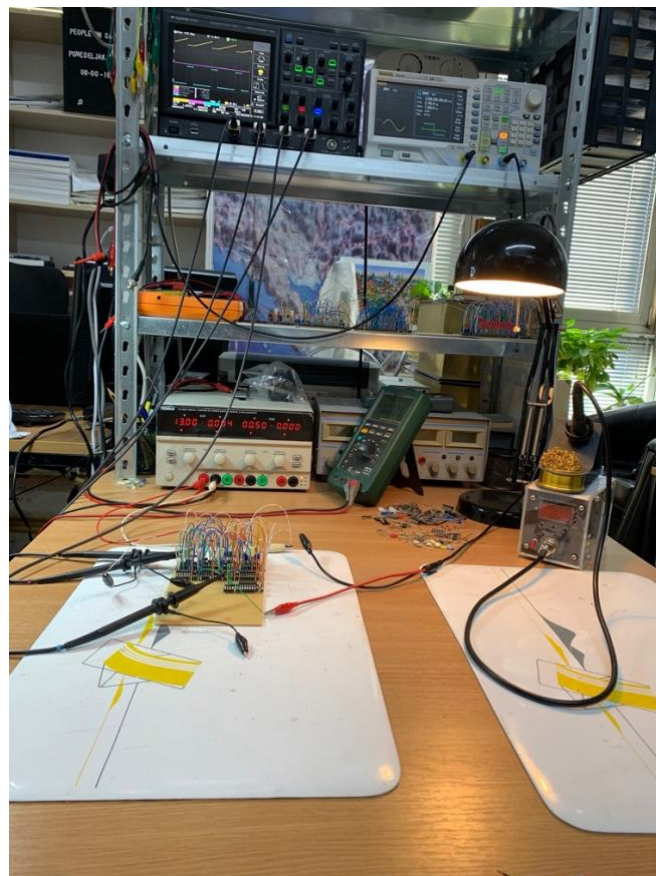
Navedene greške su mnogo manjeg obima od onih koje su prisutne u postojećim rješenjima. Ovo je posljedica činjenice da je predloženo rješenje veoma jednostavno, sa značajno manjim brojem aktivnih i pasivnih komponenti, i sa mnogo jednostavnijim analognim procesiranjem u odnosu na postojeća rješenja. Koristi se mali unipolarni napon od 2.7 V, što predstavlja veliku prednost u odnosu na postojeća rješenja sa bipolarnim napajanjem. Vrijednost navedenog napona napajanja diktirana je minimalnim naponom napajanja operacionog pojačavača koji je korišćen za realizaciju integratora, a ne zahtjevima samog algoritma na kome se bazira predloženo rješenje. Samim tim, predloženo rješenje konvertora  $RC$  vremenske konstante u digitalni ekvivalent na bazi polovljenja referentnog napona pogodno je za realizaciju u integriranoj tehnologiji sa malim unipolarnim naponom napajanja. Na osnovu svega izloženog, jasno je da predloženi koncept rezultira značajnim naučnim doprinosom u oblasti konvertora  $RC$  vremenske konstante u digitalni ekvivalent.

## 7. Dodatak - fotografije prototipa kovertora $RC$ vremenske konstante u digitalni ekvivalent primjenom polovljenja referentnog napona, realizovanog u diskretnoj tehnici

---



Slika 40. Prototip kovertora  $RC$  vremenske konstante u digitalni ekvivalent primjenom metoda polovljenja referentnog napona realizovanog u diskretnoj tehnici



Slika 41. Measurement setup za mjerenje

## 8. Literatura

---

- [1] A. Flammini, D. Marioli, and A. Taroni, "A Low-Cost Interface to High-Value Resistive Sensors Varying Over a Wide Range", *IEEE Transactions on Instrumentation and Measurement*, vol. 53, no. 4, pp. 1052-1056, August 2004.
- [2] Ž. Kokolanski, C. Gavrovski, V. Dimcev, and M. Makraduli, "Simple Interface for Resistive Sensors Based on Pulse Width Modulation", *IEEE Transactions on Instrumentation and Measurement*, vol. 62, no. 11, pp. 2983 - 2992, November 2013.
- [3] K. George, W. Shim, M. Je and J. Lee, "A 114'-aFrms-Resolution 46-nF/10-M $\Omega$ -Range Digital-Intesive Reconfigurable RC-to-Digital Converter with Parasitic-Insensitive Femto-Farad Baseline Sensing", in the Proceedings of the IEEE Symposium on VLSI Circuits, pp. 157-158, June 2018.
- [4] Z. Ignjatovic and M. F. Bocko, "An interface circuit for measuring capacitance chanes based upon capacitance-to-duty cycle (CDC) converter", *IEEE Sensors Journal*, vol. 5, no.3, pp. 403-410, Jun. 2005.
- [5] S. N. Nihtianov, G. P. Shterev, B. Iliev, and G. C. M. Meijer, "An Interface Circuit for R–C Impedance Sensors With a Relaxation Oscillator", *IEEE Ttransactions on Instrumentation and Measurement*, vol. 50, no. 6, December 2001.
- [6] De Marcellis, A. Depari, G. Ferri, A. Flammini, D. Marioli, V. Stornelli, and A. Taroni, "A CMOS Integrable Oscillator-Based Front End for High-Dynamic-Range Resistive Sensors", *IEEE Transactions on Instrumentation and Measurement*, vol. 57, no. 8, pp. 1596-1604, August 2008.
- [7] G. Ferri, V. Stornelli, A. De Marcellis, A. Flammini, and A. Depari, "Novel CMOS fully interable interface for wide-range resistive sensors arrays with parasitic capacitance estimation", *Sensors and Actuators B*, vol. 130, no. 1., pp. 207-215, March 2007.
- [8] De Marcellis, A. Depari, G. Ferri, A. Flammini, D. Marioli, V. Stornelli, and A. Taroni, "Uncalibrated integrable wide-range single-supply portable interface for resistance and parasitic capacitance determination", *Sensors and Actuators B*, vol. 132, no. 2, pp. 477-484, June 2008.
- [9] S. Malik, M. Ahmad, S. Laxmeesha, T. Islam, and M. S. Baghini, "Impedance-to-time converter circuit for leaky capacitive sensors with small offset capacitance," *IEEE Sensors Letters*, vol. 3, no. 7, 7001004, July 2019.
- [10] K.-C. Woo and B.-Do Yang, "0.3 V RC-to-Digital Converter Using a Negative Charge-Pump Switch", *IEEE Transactions on Circuits and Systems-II: Express Briefs*, vol. 67, no. 2, pp. 245-249, February 2020.
- [11] S. Malik, M. Ahmad, L. Somappa, and T. Islam, "AN-Z2V: Autonulling-Based Multimode Signal Conditioning Circuit for R-C Sensors", *IEEE Transactions on Instrumentation and Measurement*, vol. 69, no. 11, pp. 8763-8772, November 2020.
- [12] F. Reverter and O. Casas, "A microcontroller-based interface circuit for lossy capacitive sensors", *Measurement Science and Technology*, vol. 21, no. 6, 65203, June 2010.
- [13] V. Sreenath and B. George, "Switched-Capacitor Circuit-Based Digitizer for Efficient Interfacing of Parallel R-C Sensors", *IEEE Sensors Journal*, vol. 17, no. 7, pp. 2109 – 2119, April 2017.

- [14] P. Vooka and B. George, "A direct digital readout circuit for impedance sensors", IEEE Transactions on Instrumentation and Measurement, vol. 64, no. 4, pp. 902–912, April 2015.
- [15] A. U. Khan, T. Islam, B. George, and M. Rehman, "An efficient interface circuit for lossy capacitive sensors", IEEE Transactions on Instrumentation and Measurement, vol. 68, no. 3, pp. 829–836, March 2019.
- [16] N. Weste and K. Eshraghian, *Principles of CMOS VLSI Design: A System Perspective*, 2<sup>nd</sup> ed., Reading, MA, USA: Addison-Wesley, 1993.
- [17] A. S. Sedra and K. C. Smith, *Microelectronic Circuits*, 6<sup>th</sup> ed. New York, NY, USA: Oxford University Press, 2009.
- [18] *Low-Voltage, High Speed, Quad, SPST CMOS Analog Switches*. Maxim Integrated, San Hose, CA, USA. Accessed: August 2022. [Online]. Available: <https://datasheets.maximintegrated.com/en/ds/MAX4614-MAX4616.pdf>
- [19] *Rail-to-Rail Input/Output, 10 MHz Op Amps*. Microchip Technology, Chandler, AZ, USA. Accessed: Aug. 2022. [Online]. Available: <http://ww1.microchip.com/downloads/en/devicedoc/20001685e.pdf>
- [20] *LinCMOS Dual Differential Comparator*. Texas Instruments, Dallas, TX, USA. Accessed: September 2022. [Online]. Available: <https://www.ti.com/lit/ds/slcs016a/slcs016a.pdf>